

同期整流型降圧 PWM コントローラ

ISL8117

ISL8117 は、産業用機器分野や汎用品分野での幅広いアプリケーション向けの POL 電圧レールおよびバイアス電圧レールを生成する同期整流型降圧コントローラです。入力および出力電圧範囲が広いので、通信機器やアフターマーケットの車載アプリケーションに適しています。

ISL8117 は、バレー・カレント変調技術を使用して、部品点数を最小限に抑え、望ましくない事象から完全に保護された電源を手軽に設計できます。

ISL8117 はプログラム可能なソフトスタート機能とイネーブル機能に加えて、電源レールのシーケンス制御やその他のハウスキーピング要件を容易にするためのパワーグッド・インジケータを備えています。理想的な状況では、完全な電源回路を 10 個の外付け部品で設計できます。また、スペースに配慮した 16 ピン 4mmx4mm QFN パッケージまたは、組み立てやすい 6.4mmx5mm の 16 ピン HTSSOP パッケージに OV/OC/OT 保護回路を内蔵しています。どちらのパッケージも EPAD を使用して、放熱およびノイズ余裕度を向上させています。ISL8117 は、ピン数と外付け部品数が少なく、デフォルトの内部値を備えているため、迅速に製品化するシンプルな電源設計に理想的なソリューションです。ISL8117 は、補償回路を内蔵し、また動作周波数や過電流保護のような他の機能に対して、抵抗 1 個で設定できます。 V_{IN} のフィード・フォワード機能を備えた電流モード制御により、本製品は固定の補償回路を使用した場合でも、各種のアプリケーションに対応できます。軽負荷での独自の DEM/スキップ・モードにより、待機時の消費電力が劇的に低下し、さまざまな負荷レベルにわたって一定の出力リップルになります。

関連文書

- [UG020](#)、「ISL8117EVAL2Z Evaluation Board User Guide」
- [UG021](#)、「ISL8117DEMO2Z Demonstration Board User Guide」
- [UG030](#)、「ISL8117EVAL1Z Evaluation Board User Guide」
- [UG031](#)、「ISL8117DEMO1Z Demonstration Board User Guide」

特長

- 広い入力電圧範囲：4.5V ~ 60V
- 広い出力電圧範囲：0.6V ~ 54V
- 軽負荷時の効率の向上
 - パルス・スキップ機能を備えた低リップルのダイオード・エミュレーション・モード
- プログラム可能なソフトスタート
- SR ソフトスタートによるプリバイアス状態での出力をサポート
- プログラム可能な周波数：100kHz ~ 2MHz
- 外部同期
- PGOOD インジケータ
- 強制 PWM
- アダプティブ・ショートスルー保護
- 外付け電流感知抵抗不要
 - 低 $r_{DS(ON)}$ の MOSFET を使用
- 保護回路を完備
 - 過電流、過電圧、過熱、アンダーボルテージ
- 鉛フリー (RoHS 準拠)

アプリケーション

- PLC および工業用オートメーション
- アミューズメント機器
- 安全監視用機器
- サーバーおよびデータ・センタ
- スイッチャおよびルータ
- 通信機器およびデータ通信機器
- LED パネル

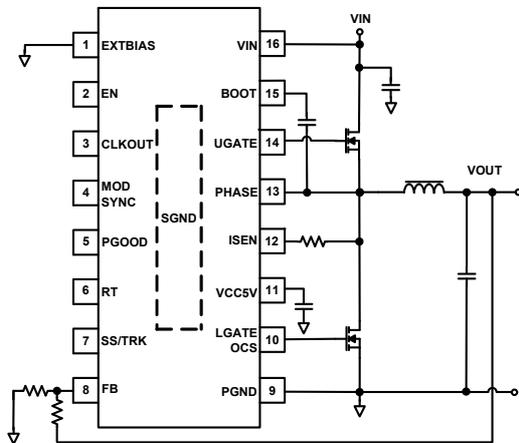


図 1. アプリケーション回路例

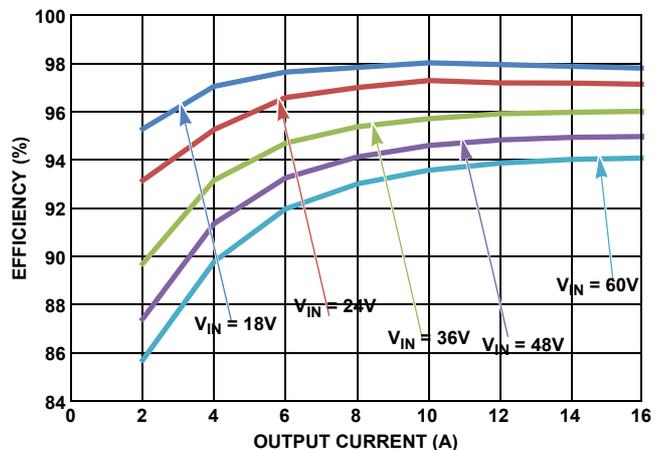


図 2. 効率

目次

注文情報.....	3
ピン配置.....	3
ピンの説明.....	3
ブロック図.....	5
アプリケーション回路例.....	6
絶対最大定格.....	7
温度情報.....	7
推奨動作条件.....	7
電気的特性.....	7
代表的な性能曲線.....	10
機能の説明.....	14
概要.....	14
入力電圧範囲.....	14
内部の 5V リニア・レギュレータ (VCC5V) と外部の VCC バイアス電源 (EXTBIAS).....	14
イネーブルとソフトスタート動作.....	14
出力電圧の設定.....	15
トラッキング動作.....	15
軽負荷時の効率の向上.....	15
プリバイアス状態での起動.....	15
周波数の選択.....	15
周波数の同期.....	15
ゲート制御ロジック.....	15
ゲートドライバ.....	16
アダプティブ・デッド・タイム.....	16
内部ブートストラップ・ダイオード.....	16
パワーグッド・インジケータ.....	16
保護回路.....	16
アンダーボルテージ・ロックアウト.....	16
過電流保護.....	17
過電圧保護.....	17
過熱保護.....	17
帰還ループの補償.....	17
レイアウトのガイドライン.....	18
レイアウトに関する考慮事項.....	18
一般的なサーマルパッド設計に関する考慮事項.....	19
部品選択のガイドライン.....	19
MOSFET に関する考慮事項.....	19
出力インダクタの選択.....	19
出力コンデンサの選択.....	19
入力コンデンサの選択.....	20
改訂履歴.....	21
インターシルについて.....	21
パッケージ寸法図.....	22
L16.4x4A.....	22
M16.173A.....	23

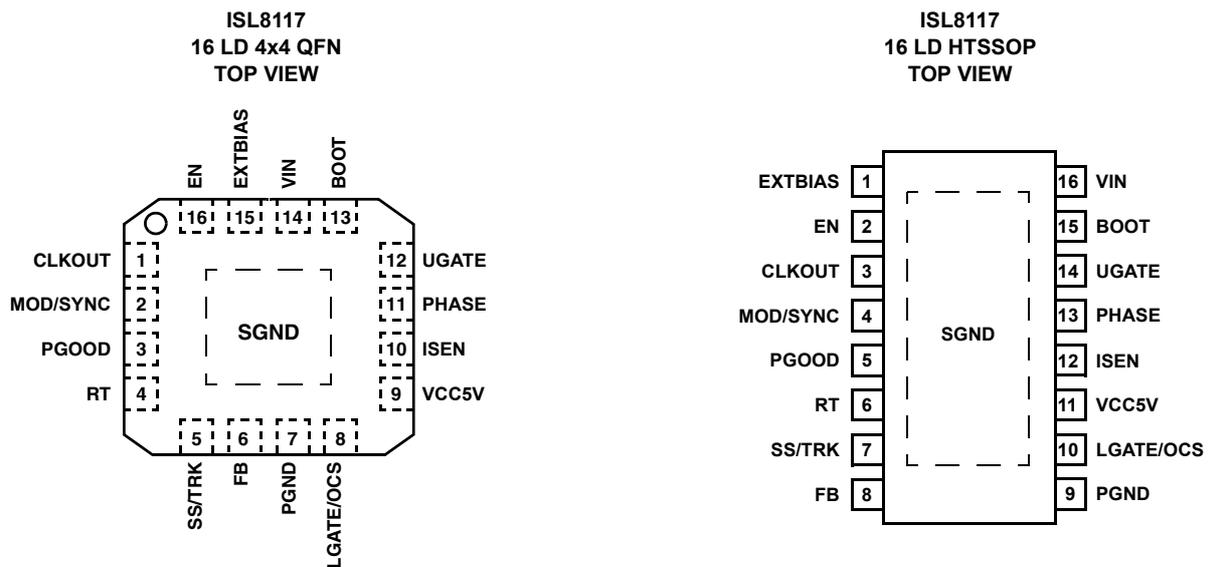
注文情報

製品型番 (Note 1、2、3)	製品 マーキング	温度範囲 (°C)	パッケージ (RoHS 準拠)	パッケージの 外形図 #
ISL8117FRZ	81 17FRZ	-40 ~ +125	16 Ld 4x4 QFN	L16.4x4A
ISL8117FVEZ	8117 FVEZ	-40 ~ +125	16 Ld HTSSOP	M16.173A
ISL8117EVAL1Z	HTSSOP 用の評価基板			
ISL8117DEMO1Z	HTSSOP 用のデモ基板			
ISL8117EVAL2Z	QFN 用の評価基板			
ISL8117DEMO2Z	QFN 用のデモ基板			

NOTE :

1. テープ・アンド・リールの場合は接尾辞「-T*」を追加してください。リールの詳細仕様については、[TB347](#) を参照してください。
2. インターシルのこれらの鉛フリー・プラスチック・パッケージ製品には、専用の鉛フリー素材セット、モールド材料/ダイ・アタッチ素材を使用するとともに、錫 100% の犁地メッキとアニーリングを実施しています (RoHS 指令に準拠するとともに SnPb ハンダ付け作業と鉛フリー・ハンダ付け作業とも互換性のある e3 端子仕上げ)。インターシルの鉛フリー製品は、鉛フリー・ピークリフロー温度で MSL 分類に対応し、IPC/JEDEC J STD-020 の鉛フリー要件と同等か上回るものです。
3. 吸湿性レベル (MSL) については、[ISL8117](#) の製品情報ページを参照してください。MSL の詳細については、テクニカル・ブリーフ [TB363](#) を参照してください。

ピン配置



ピンの説明

ピン番号 (HTSSOP)	ピン番号 (QFN)	ピン名称	機能
3	1	CLKOUT	クロック信号出力です。クロック信号の周波数は、RT とグラウンドの間の抵抗で設定されるスイッチング周波数です。
4	2	MOD/SYNC	二重機能ピンです。このピンを VCC5V に接続すると、軽負荷時にはパルス・スキップ状態になるダイオード・エミュレーション・モードが選択されます。グラウンドに接続しているかフローティング状態のとき、コントローラは軽負荷時に PWM モードで動作します。このピンを外部クロックに接続すると、外部クロックに同期します。外部クロックと同期しているとき、コントローラは軽負荷時に PWM モードで動作します。
5	3	PGOOD	出力電圧の状況を示すオープン・ドレインのロジック出力です。出力が公称電圧の ±11% 以内に入っていないか、EN ピンが Low である場合、このピンは Low になります。

ピンの説明 (続き)

ピン番号 (HTSSOP)	ピン番号 (QFN)	ピン名称	機能
6	4	RT	<p>このピンとグラウンドの間に抵抗を接続することにより、スイッチング周波数を 100kHz ~ 2MHz の範囲に調整します。PWM コントローラのスイッチング周波数は、式 1 に示すように抵抗 R_T によって決まります。</p> $R_T = \left(\frac{39.2}{f_{SW}} - 1.96 \right) \cdot k\Omega \quad (\text{式 1})$ <p>ここで、f_{SW} はスイッチング周波数 (MHz) です。 このピンをグラウンドに接続すると、出力周波数は 300kHz に設定されます。 このピンを VCC5V に接続するかフローティング状態にすると、出力周波数は 600kHz に設定されます。</p>
7	5	SS/TRK	<p>二重機能ピンです。ソフトスタート制御に使用する場合は、ソフトスタート・コンデンサをこのピンとグラウンドの間に接続します。2μA の安定化ソフトスタート電流がソフトスタート・コンデンサを充電します。ソフトスタート・コンデンサの値は、出力電圧ランプを設定します。トラッキング制御に使用した場合は、外部電源レールがマスタとして構成され、マスタ電源の出力電圧が抵抗分圧回路を介してこのピンに印加されます。出力電圧はマスタの電源電圧に追従します。</p>
8	6	FB	出力帰還入力です。出力と SGND の間の抵抗分圧回路に FB を接続して、出力電圧を調整します。
9	7	PGND	パワーグラウンドの接続点です。このピンは、ローサイド MOSFET のソースと外付け入力コンデンサの (-) 端子に接続します。
10	8	LGATE/OCS	ローサイド MOSFET のゲートドライバ出力および OC の設定ピンです。このピンとグラウンドの間に 1k ~ 30k の抵抗を接続して、過電流スレッシュホールドを設定します。このピンと GND の間に抵抗を接続しなかった場合は、過電流スレッシュホールドは 10k の抵抗によって設定されるのと同じ値に自動的に設定されます。
11	9	VCC5V	内部の 5V リニア・レギュレータの出力です。この出力は、IC、ローサイド・ゲートドライバ、およびハイサイド・ゲートドライバの内部ブート回路に対してバイアスを供給します。VCC5V ピンのすぐ近くに 4.7 μ F 以上のセラミック・コンデンサを配置して、常にパワー・グラウンドにデカップリングする必要があります。VCC5V の電圧はいかなるときも VIN の電圧を超えないようにしてください。VCC5V ピンから VIN ピンに過大な電流が流れないように、VIN ピンと電源の間に抵抗を接続することができます。
12	10	ISEN	電流センス信号の入力です。このピンは、電流ループ帰還および過電流保護のため、ローサイド MOSFET 両端の電圧降下をモニタする目的で使用します。
13	11	PHASE	フェーズ・ノードの接続点です。このピンは、ハイサイド MOSFET のソース、出力フィルタ・インダクタ、およびローサイド MOSFET のドレインの接続部に接続します。
14	12	UGATE	ハイサイド MOSFET のゲートドライバ出力です。
15	13	BOOT	ハイサイド・ドライバにバイアスを供給するためのブートストラップ・ピンです。ブートストラップ・コンデンサの正端子をこのピンに接続します。ブートストラップ・ダイオードを内蔵することで、システム・コストを削減し、レイアウトの複雑さを軽減します。
16	14	VIN	このピンは入力レールに接続します。このピンは内部のリニア・ドライブ回路に電力を供給します。また、フィード・フォワード・コントローラが使用して、PWM 鋸歯状波の振幅を調整します。小容量のセラミック・コンデンサ (0.1 μ F ~ 1 μ F) を使用して、このピンをグラウンドにデカップリングします。
1	15	EXTBIAS	<p>オプションの外部 5V バイアス電源からの入力です。このピンと VCC5V の間に内部スイッチがあります。EXTBIAS の電圧が 4.7V (代表値) より高いと、このスイッチが閉じて IC に電力を供給し、内部リニア・レギュレータをバイパスします。EXTBIAS ピンの電圧はいかなるときも VIN の電圧を超えないようにしてください。EXTBIAS ピンから VIN ピンに過大な電流が流れないように、VIN ピンと電源の間に抵抗を接続することができます。</p> <p>このピンを使用する場合は、小容量のセラミック・コンデンサ (0.1μF ~ 1μF) を使用して、このピンをグラウンドにデカップリングします。使用しない場合、このピンはグラウンドに接続しません。このピンはフロート状態にしないでください。</p>
2	16	EN	このピンはイネーブル/ディスエーブル機能を備えています。このピンをグラウンドにプルダウンすると、出力はディスエーブルされます。このピンの電圧が 1.6V に達すると、出力は動作状態になります。このピンがフローティング状態の場合、内部プルアップ回路により、出力はデフォルトでイネーブルされます。
-	-	SGND EPAD	<p>これはすべての制御回路に共通の小信号グラウンドです。このグラウンドは大電流グラウンド (PGND) と切り離して配線することを推奨します。ベタグラウンド層が 1 つあり、チップ周辺にノイズの多い電流が流れない場合は、SGND と PGND を互いに接続してもかまいません。すべての電圧レベルはこのピンを基準にして測定されます。</p> <p>エキスポーズド・パッドはグラウンド電位です。エキスポーズド・パッドは内部で SGND に接続されています。しかしながら、このピンはグラウンド・パターンに直接半田付けして、放熱とノイズ余裕度を向上させることを強く推奨します。</p>

ブロック図

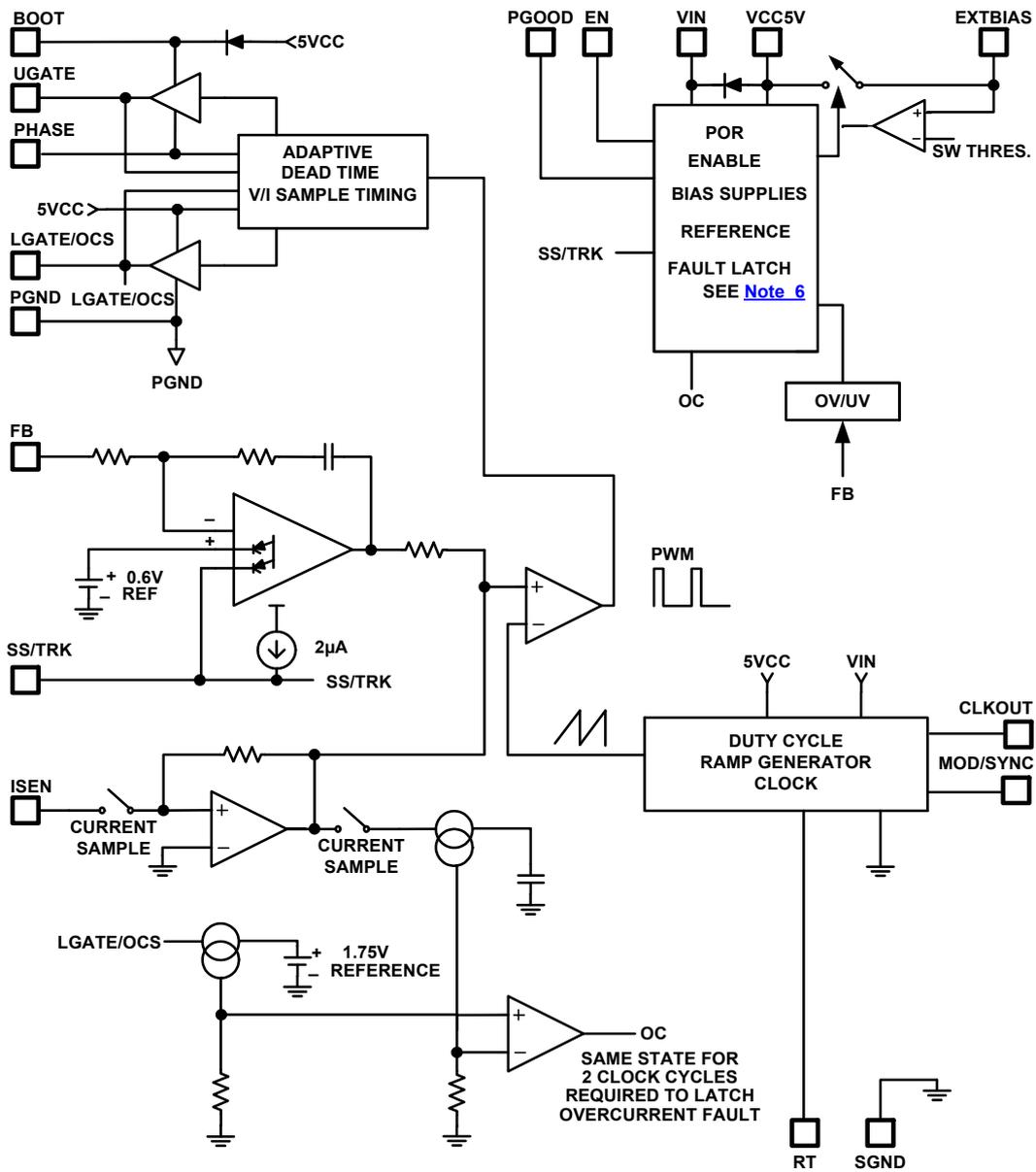


図 3. ブロック図

アプリケーション回路例

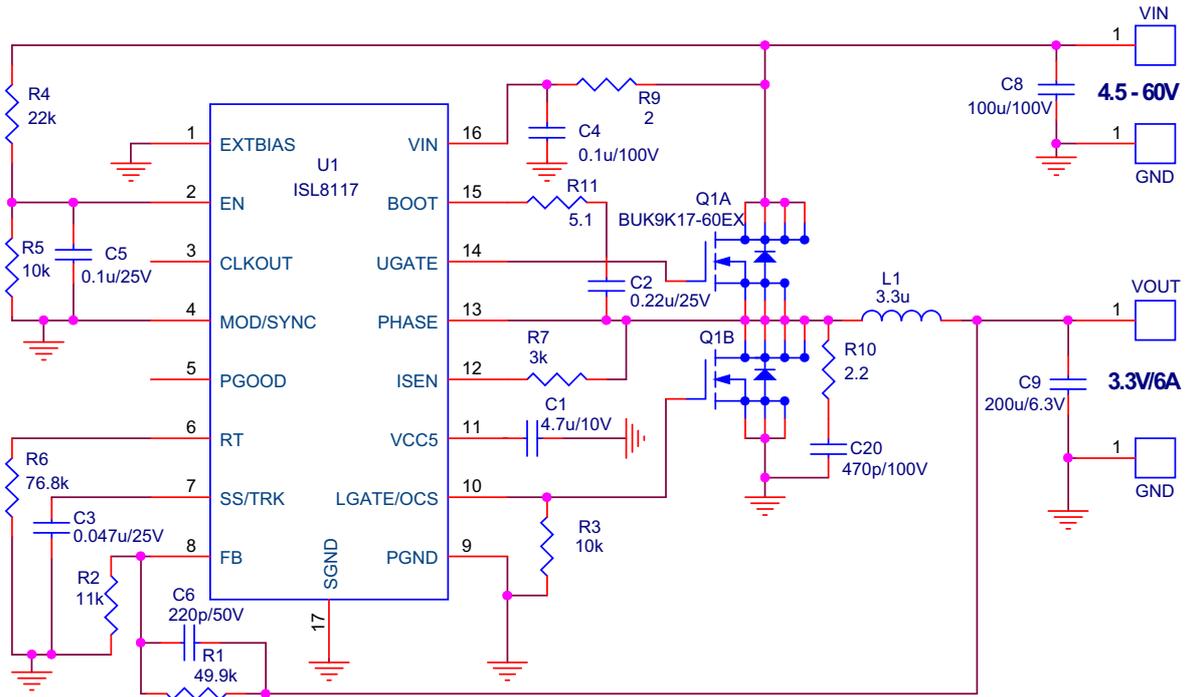


図 4. ISL8117EVAL1Z 評価基板の回路図

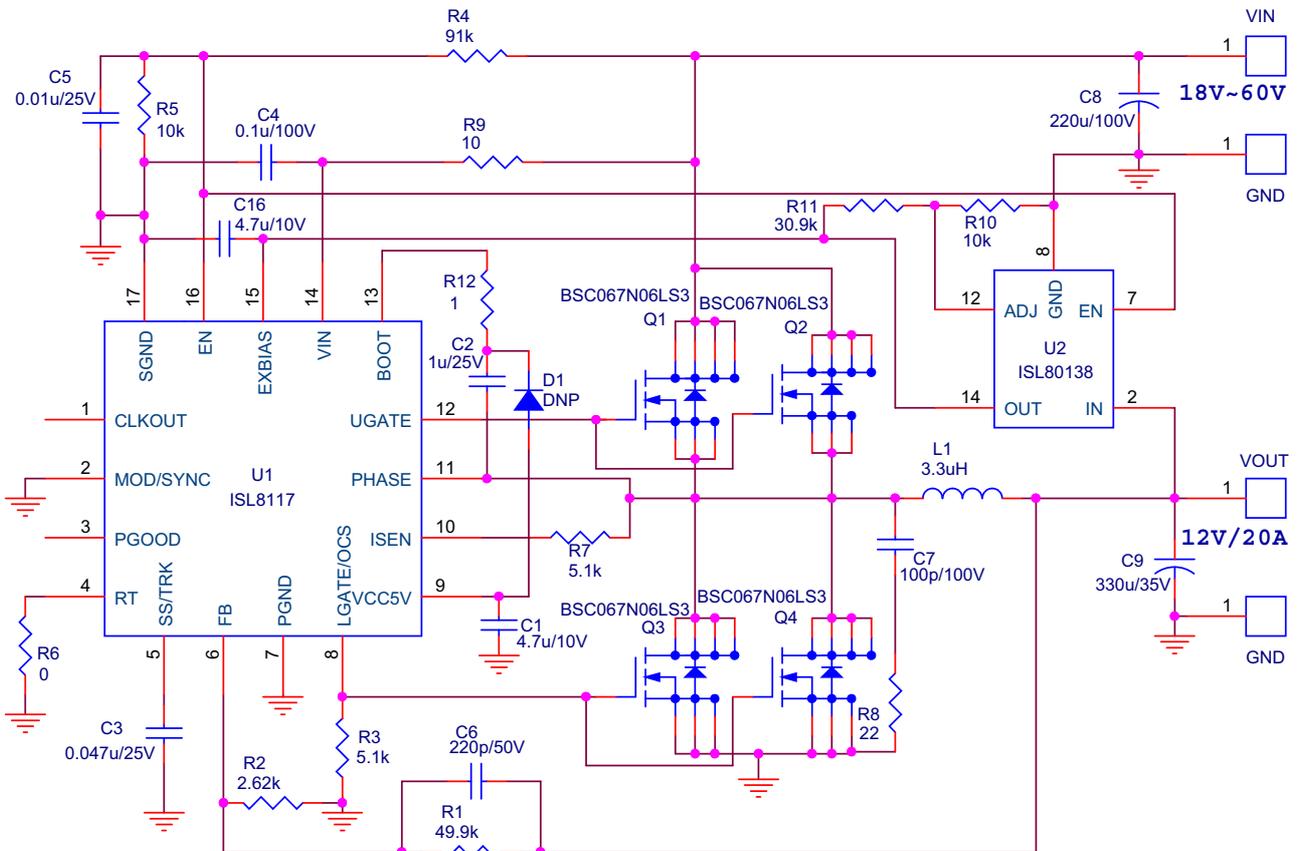


図 5. ISL8117EVAL2Z 評価基板の回路図

絶対最大定格

VCC5V - GND 間-0.3V ~ +5.9V
EXTBIAS - GND 間-0.3V ~ +5.9V
VIN - GND 間-0.3V ~ +62.5V
BOOT/UGATE - PHASE 間-0.3V ~ VCC5V+0.3V
PHASE および ISEN - GND 間-5V (<20ns)/-0.3V (DC) ~ +62.5V
EN、PGOOD、SS/TRK、FB - GND 間-0.3V ~ VCC5V+0.3V
LGATE/OCS - GND 間-0.3V ~ VCC5V+0.3V
RT、MOD/SYNC、CLKOUT - GND 間-0.3V ~ VCC5V+0.3V
VCC5V と GND 間の短絡時間1 秒
ESD 定格	
人体モデル (JS-001-2010 に従ってテスト済み)4kV
マシン・モデル (JESD22-A115C に従ってテスト済み)400V
帯電デバイスモデル (JESD22-C101E に従ってテスト済み)2kV
ラッチアップ (JESD78D、クラス 2、レベル A に従って +125 °C でテスト済み)100mA

温度情報

熱抵抗 (代表値)	θ_{JA} (°C/W)	θ_{JC} (°C/W)
16 ピン QFN パッケージ (Note 4、5)	40	2.5
16 ピン HTSSOP パッケージ (Note 4、5)	35	4.5
ジャンクション温度範囲	-55 °C ~ +150 °C	
動作温度範囲	-40 °C ~ +125 °C	
保存温度範囲	-65 °C ~ +150 °C	
鉛フリー・リフロープロファイル	TB493 参照	

推奨動作条件

温度範囲	-40 °C ~ +125 °C
VIN - GND 間	4.5V ~ 60V
VCC5V - GND 間	-0.1V ~ 5.5V
EXTBIAS - GND 間	-0.1V ~ +5.5V

注意：過度に長い時間にわたって最大定格点または最大定格点付近で動作させないでください。そのような動作条件を課すと製品の信頼性に悪影響が及ぶ恐れがあるとともに、保証の対象とはならない可能性があります。

NOTE :

- θ_{JA} は、デバイスを放熱効率の高い「ダイレクト・アタッチ」機能対応の試験基板に実装し、自由大気中で測定した値です。テクニカル・ブリーフ [TB379](#) を参照してください。
- θ_{JC} の測定における「ケース温度」位置は、パッケージ下面のエキスポーズド金属パッドの中心です。

電気的特性 特記のない限り、推奨動作条件です。[5 ページの「ブロック図」](#) および [6 ページの「アプリケーション回路例」](#) を参照してください。特記のない限り、 $V_{IN} = 4.5V$ to $60V$ 、または $V_{CC5V} = 5V \pm 10\%$ 、 $C_{VCC5V} = 4.7\mu F$ 、 $T_A = -40^\circ C \sim +125^\circ C$ に対する値です。代表値は $T_A = +25^\circ C$ に対する値です。太字のリミット値は動作温度範囲 $-40^\circ C \sim +125^\circ C$ に対して適用されます。

SYMBOL	PARAMETER	TEST CONDITIONS	MIN (Note 9)	TYP	MAX (Note 9)	UNIT
V_{IN} SUPPLY						
V _{IN}	Input Voltage Range		4.5		60.0	V
V_{IN} SUPPLY CURRENT						
I _{VINQ}	Shutdown Current (Note 6)	EN = 0 PGOOD is floating		5	10	μA
I _{VINOP}	Operating Current (Note 8)	PGOOD is floating		2.5	4	mA
VCC5V SUPPLY (Note 6)						
V _{CC}	Operation Voltage	V _{IN} = 12V, I _L = 0mA	4.85	5.1	5.4	V
	Internal LDO Output Voltage	V _{IN} = 4.5V, I _L = 30mA	4.1	4.4		V
	Internal LDO Output Voltage	V _{IN} > 5.6V, I _L = 75mA	4.75	5.05		V
I _{VCC_MAX}	Maximum Supply Current of Internal LDO	V _{VCC5V} = 0V, V _{IN} = 12V		120		mA
EXTBIAS SUPPLY (Note 6)						
V _{EXT_THR}	Switch Over Threshold Voltage, Rising	EXTBIAS voltage	4.5	4.7	4.9	V
V _{EXT_THF}	Switch Over Threshold Voltage, Falling	EXTBIAS voltage	4.2	4.5	4.65	V
R _{EXT}	Internal Switch ON-resistance	V _{IN} = 12V		1.5		Ω
UNDERVOLTAGE LOCKOUT						
V _{UVLOTHR}	Undervoltage Lockout, Rising	V _{IN} voltage, 0mA on VCC5V	3.7	3.90	4.2	V
V _{UVLOTHF}	Undervoltage Lockout, Falling	V _{IN} voltage, 0mA on VCC5V	3.35	3.50	3.85	V
EN THRESHOLD						
V _{ENSS_THR}	EN Rise Threshold	V _{IN} > 5.6V	1.25	1.60	1.95	V
V _{ENSS_THF}	EN Fall Threshold	V _{IN} > 5.6V	1.05	1.25	1.55	V
V _{ENSS_HYST}	EN Hysteresis	V _{IN} > 5.6V	180	350	500	mV
SOFT-START CURRENT						
I _{SS}	SS/TRK Soft-start Charge Current	SS/TRK = 0V		2.00		μA

ISL8117

電気的特性 特記のない限り、推奨動作条件です。5ページの「ブロック図」および6ページの「アプリケーション回路例」を参照してください。特記のない限り、 $V_{IN} = 4.5V$ to $60V$ 、または $V_{CC5V} = 5V \pm 10\%$ 、 $C_{VCC5V} = 4.7\mu F$ 、 $T_A = -40^\circ C \sim +125^\circ C$ に対する値です。代表値は $T_A = +25^\circ C$ に対する値です。太字のリミット値は動作温度範囲 $-40^\circ C \sim +125^\circ C$ に対して適用されます。(続き)

SYMBOL	PARAMETER	TEST CONDITIONS	MIN (Note 9)	TYP	MAX (Note 9)	UNIT
DEFAULT INTERNAL MINIMUM SOFT-STARTING						
tSS_MIN	Default Internal Output Ramping Time	SS/TRK open		1.5		ms
POWER-GOOD MONITORS						
V_PGOV	PGOOD Upper Threshold		109	112.5	115	%
V_PGUV	PGOOD Lower Threshold		85	87.5	92	%
V_PGLOW	PGOOD Low Level Voltage	I_SINK = 2mA			0.35	V
I_PGLKG	PGOOD Leakage Current	PGOOD = 5V		20	150	nA
PGOOD TIMING						
t_PGR	V_OUT Rising Threshold to PGOOD Rising (Note 11)			1.1	5	ms
t_PGF	V_OUT Falling Threshold to PGOOD Falling			75		μs
REFERENCE SECTION						
V_REF	Internal Reference Voltage			0.600		V
	Reference Voltage Accuracy	$T_A = 0^\circ C$ to $+85^\circ C$	-0.75		+0.75	%
		$T_A = -40^\circ C$ to $+125^\circ C$	-1.00		+1.00	%
I_FBLKG	FB Bias Current		-40	0	40	nA
PWM CONTROLLER ERROR AMPLIFIERS						
	DC Gain			88		dB
GBW	Gain-BW Product			8		MHz
SR	Slew Rate			2.0		V/ μs
PWM REGULATOR						
t_OFF_MIN	Minimum Off Time			308		ns
t_ON_MIN	Minimum On Time			40		ns
DV_RAMP	Peak-to-peak Sawtooth Amplitude	$V_{IN} = 20V$		1.0		V
		$V_{IN} = 12.0V$		0.6		V
	Ramp Offset			1.0		V
SWITCHING FREQUENCY						
f_SW	Switching Frequency	$R_T = 36k$	890	1050	1195	kHz
	Switching Frequency	$R_T = 16.5k$	1650	2000	2375	kHz
	Switching Frequency	RT PIN connect to GND	250	300	350	kHz
	Switching Frequency	RT PIN connect to VCC5V or FLOAT	515	600	645	kHz
V_RT	RT Voltage	$R_T = 36k$		770		mV
CLOCK OUTPUT AND SYNCHRONIZATION						
V_CLKH	CLKOUT Output High	I_SOURCE = 1mA	VCC5V - 0.3			V
V_CLKL	CLKOUT Output Low	I_SINK = 1mA			0.3	V
F_CLK	CLKOUT Frequency	$R_T = VCC5V$	515	600	645	kHz
F_SYNC	SYNC Synchronization Range	$R_T = 36k\Omega$	1230		2200	kHz
DIODE EMULATION MODE DETECTION						
V_MODETHH	MOD/SYNC Threshold High		1.1	1.6	2.1	V
V_MODEHYST	MOD/SYNC Hysteresis			200		mV
V_CROSS	Diode Emulation Phase Threshold (Note 10)	$V_{IN} = 12V$		-3		mV

電気的特性 特記のない限り、推奨動作条件です。5 ページの「ブロック図」および 6 ページの「アプリケーション回路例」を参照してください。特記のない限り、 $V_{IN} = 4.5V$ to $60V$ 、または $V_{CC5V} = 5V \pm 10\%$ 、 $C_{VCC5V} = 4.7\mu F$ 、 $T_A = -40^\circ C \sim +125^\circ C$ に対する値です。代表値は $T_A = +25^\circ C$ に対する値です。太字のリミット値は動作温度範囲 $-40^\circ C \sim +125^\circ C$ に対して適用されます。(続き)

SYMBOL	PARAMETER	TEST CONDITIONS	MIN (Note 9)	TYP	MAX (Note 9)	UNIT
PWM GATE DRIVER						
I_{GSRC}	Source Current			2000		mA
I_{GSNK}	Sink Current			2000		mA
R_{UG_UP}	Upper Drive Pull-up	$V_{CC5V} = 5.0V$		1.5		Ω
R_{UG_DN}	Upper Drive Pull-down	$V_{CC5V} = 5.0V$		1.5		Ω
R_{LG_UP}	Lower Drive Pull-up	$V_{CC5V} = 5.0V$		1.0		Ω
R_{LG_DN}	Lower Drive Pull-down	$V_{CC5V} = 5.0V$		0.8		Ω
t_{GR_UP}	Upper Drive Rise Time	$C_{OUT} = 1000pF$		9.0		ns
t_{GF_UP}	Upper Drive Fall Time	$C_{OUT} = 1000pF$		8.0		ns
t_{GR_DN}	Lower Drive Rise Time	$C_{OUT} = 1000pF$		7.0		ns
t_{GF_DN}	Lower Drive Fall Time	$C_{OUT} = 1000pF$		6.1		ns
OVERVOLTAGE PROTECTION						
V_{OVTH}	OVP Threshold		116	121	127	%
OVERCURRENT PROTECTION						
$I_{OCSET-CS}$	OC Set Current Source	$LGATE/OCS = 0V$	9	10.5	11.5	μA
OVER-TEMPERATURE						
T_{OT-TH}	Over-temperature Shutdown			160		$^\circ C$
T_{OT-HYS}	Over-temperature Hysteresis			15		$^\circ C$

NOTE :

- VIN ピンの電圧が製品に供給される通常動作時に、VCC5V ピンは 75mA(最小) を供給可能な 5V 出力を実現します。製品の電力が EXTBIAS ピンの外部 5V 電源によって供給される場合、内部の LDO レギュレータはディスエーブルされます。VCC5V の電圧は、いかなるときも VIN の電圧を超えないようにしてください。(詳細は、3 ページの「ピンの説明」を参照してください。)
- これは、 $V_{IN} = 5.6V$ および $60V$ での全シャットダウン電流です。
- 動作電流は、製品が動作状態ではあるがスイッチングしていないときに消費される電流電源です。ゲートドライブ電流は含まれていません。
- MIN パラメータと MAX パラメータは、特記のない限り $+25^\circ C$ で全数試験を行っています。温度のリミット値は特性評価によって定められたものであり、製造時テストは行われていません。
- DEM の間にローサイド MOSFET をオフにする場合の PHASE ピンのスレッシュホールド電圧です。
- ソフトスタート時間が $4.5ms$ より短いと、 t_{pGR} は増加します。内部ソフトスタート (最も短いソフトスタート時間) の場合、 t_{pGR} は、その最大リミットの $5ms$ 近くまで増加します。

代表的な性能曲線

オシロスコープのプロットは、特記のない限り、ISL8117EVAL2Z 評価基板を使用し、 $V_{IN} = 18 \sim 60V$ 、 $V_{OUT} = 12V$ 、 $I_{OUT} = 20A$ の条件で取っています。

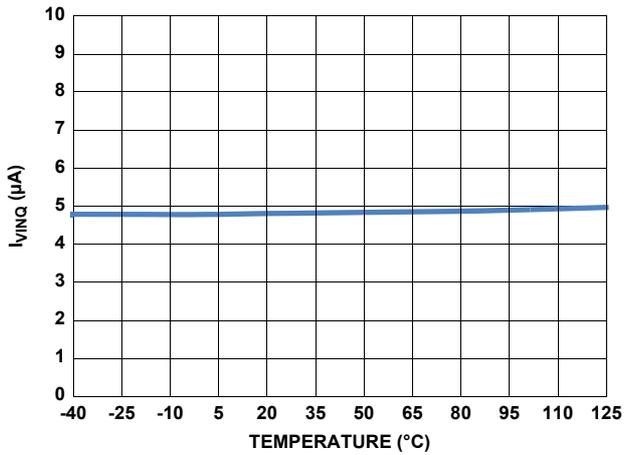


図 6. シャットダウン電流 vs 温度

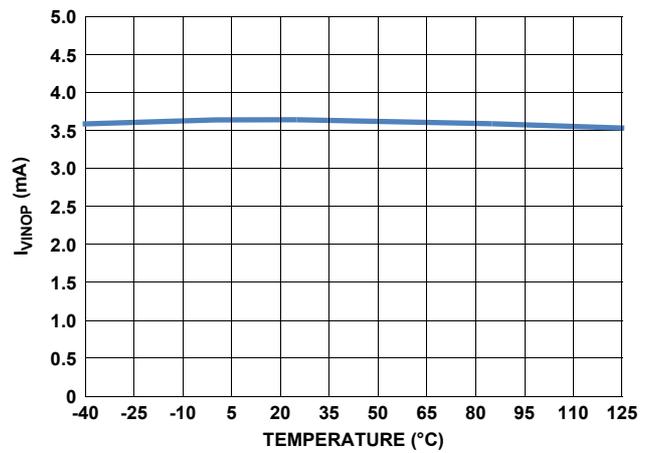


図 7. 静止電流 vs 温度

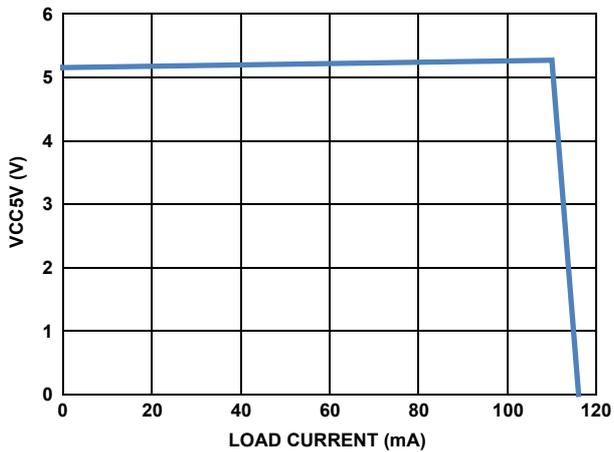


図 8. VCC5V のロード・レギュレーション

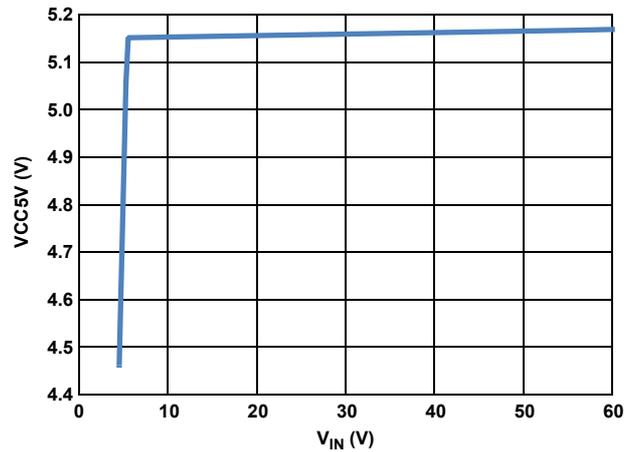


図 9. VCC5V のライン・レギュレーション

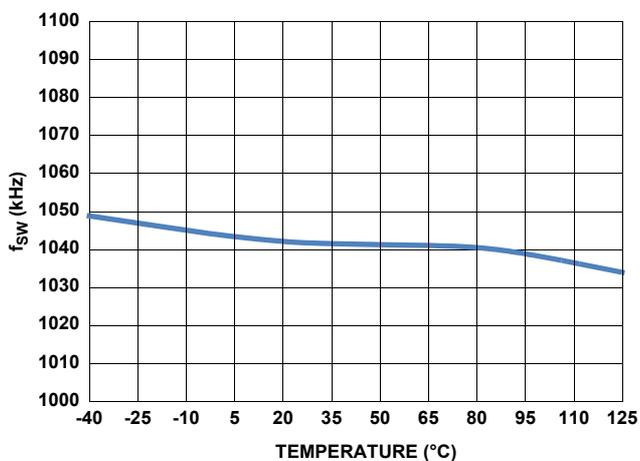


図 10. スイッチング周波数 vs 温度 ($R_T = 36k\Omega$)

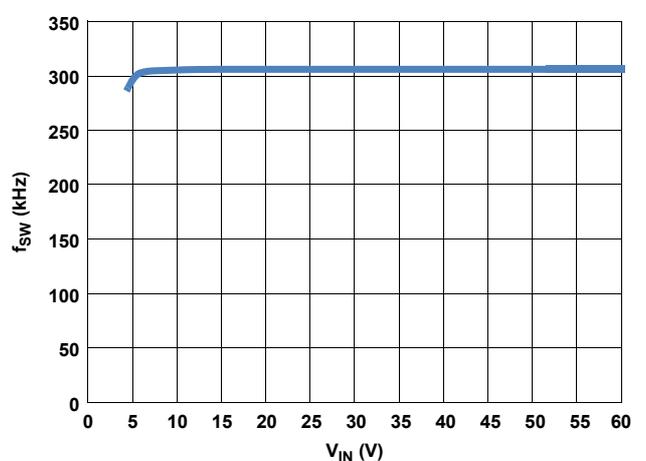


図 11. スイッチング周波数 vs V_{IN}

代表的な性能曲線 オシロスコープのプロットは、特記のない限り、ISL8117EVAL2Z 評価基板を使用し、 $V_{IN} = 18 \sim 60V$ 、 $V_{OUT} = 12V$ 、 $I_{OUT} = 20A$ の条件で取っています。(続き)

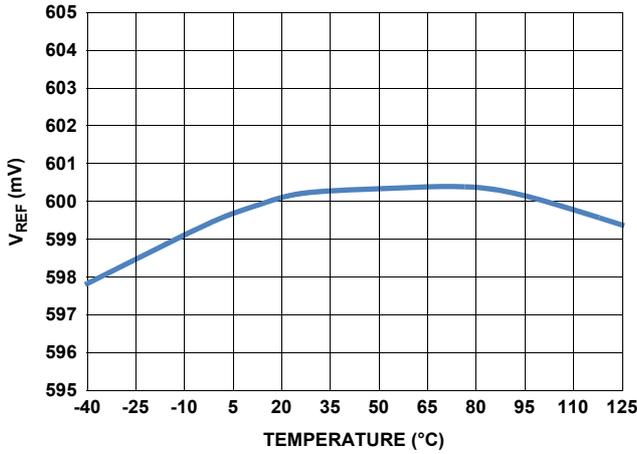


図 12. リファレンス電圧 vs 温度

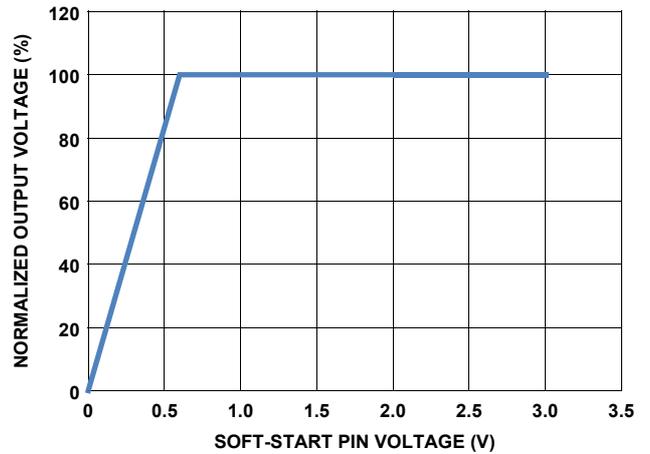


図 13. 正規化出力電圧 vs ソフトスタート・ピンの電圧

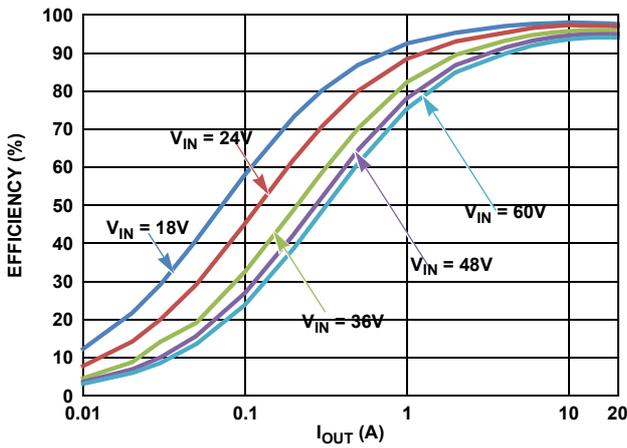


図 14. CCM モードの効率

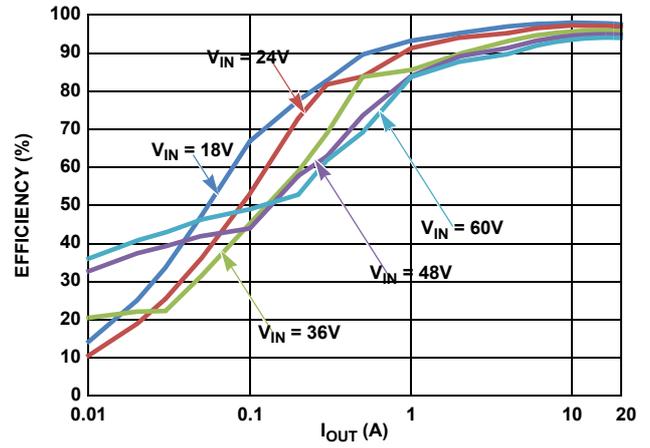


図 15. DEM モードの効率

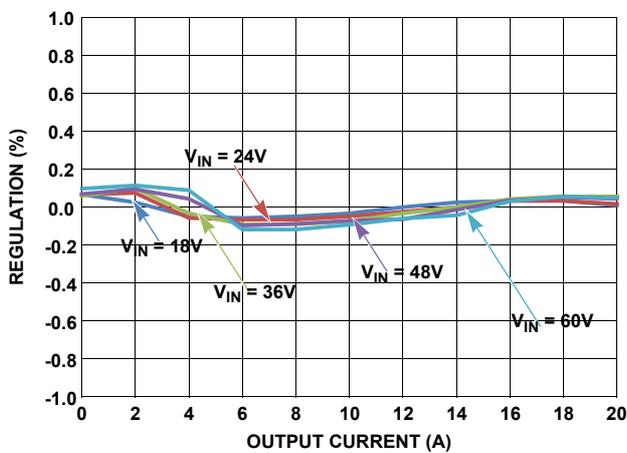


図 16. CCM モードのロード・レギュレーション

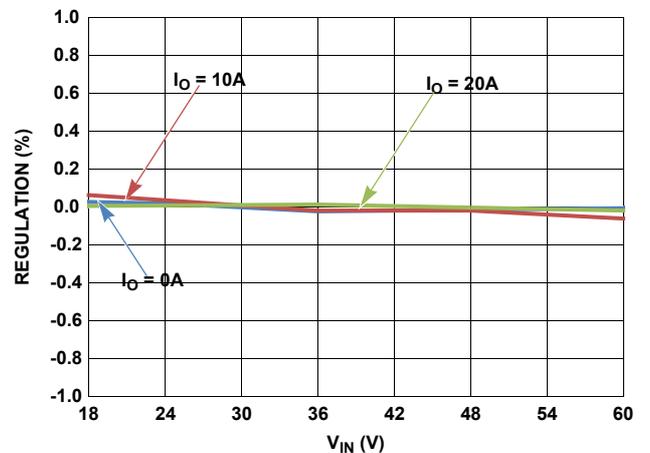


図 17. CCM モードのライン・レギュレーション

代表的な性能曲線

オシロスコープのプロットは、特記のない限り、ISL8117EVAL2Z 評価基板を使用し、 $V_{IN} = 18 \sim 60V$ 、 $V_{OUT} = 12V$ 、 $I_{OUT} = 20A$ の条件で取っています。(続き)

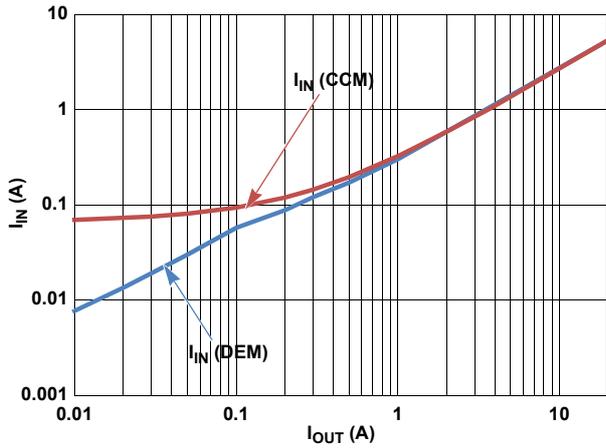


図 18. CCM/DEM モード、 $V_{IN} = 48V$ 入力電流の比較

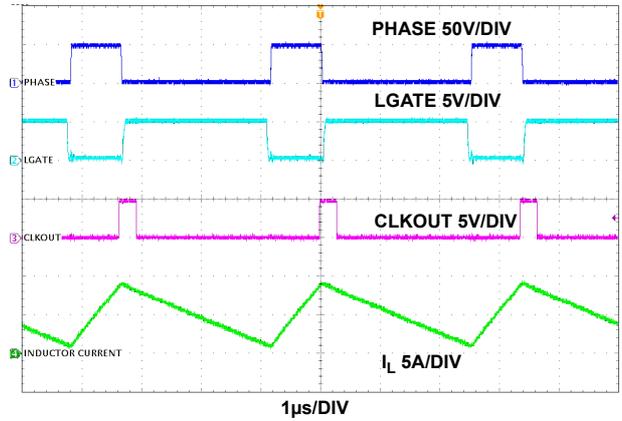


図 19. PHASE、LGATE、CLKOUT、およびインダクタ電流の波形

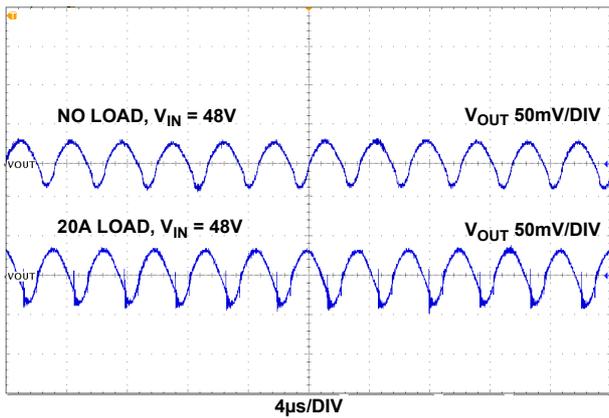


図 20. 出カリップル、CCM モード

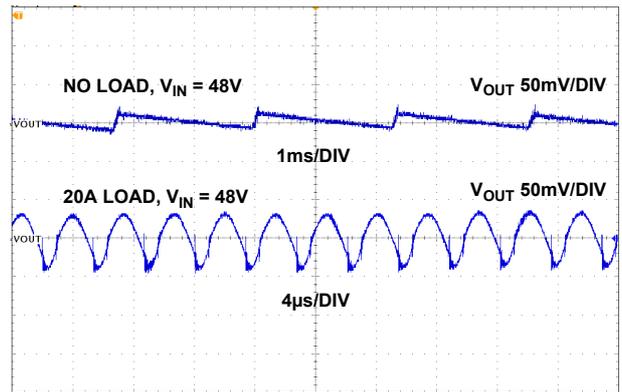


図 21. 出カリップル、DEM モード

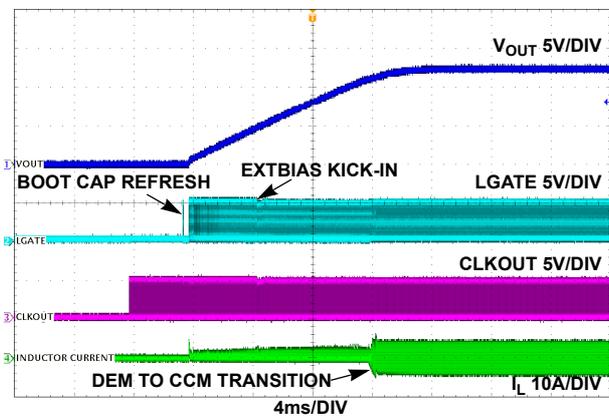


図 22. 起動時の波形：CCM モード、負荷 = 0A、 $V_{IN} = 48V$

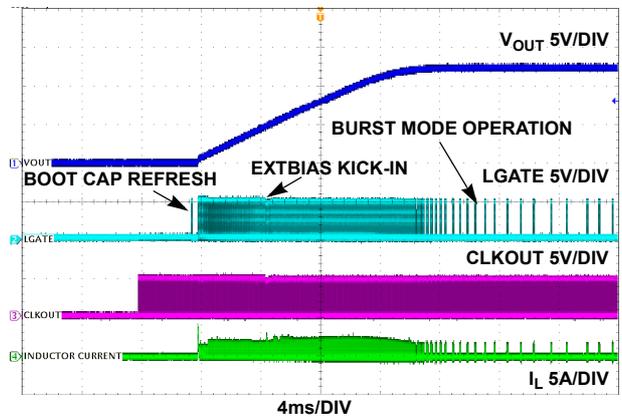


図 23. 起動時の波形：DEM モード、負荷 = 0A、 $V_{IN} = 48V$

代表的な性能曲線 オシロスコープのプロットは、特記のない限り、ISL8117EVAL2Z 評価基板を使用し、 $V_{IN} = 18 \sim 60V$ 、 $V_{OUT} = 12V$ 、 $I_{OUT} = 20A$ の条件で取っています。(続き)

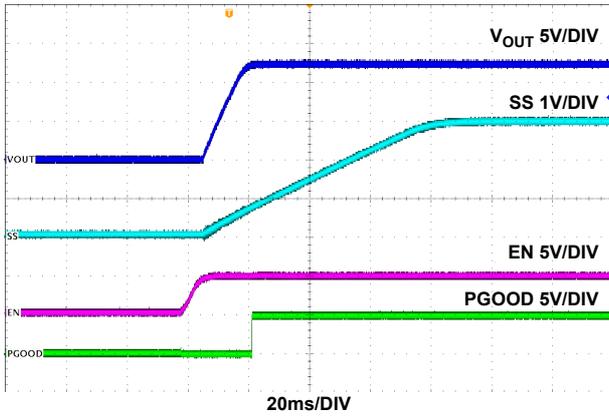


図 24. 起動時の波形：CCM モード、負荷 = 0A、 $V_{IN} = 48V$

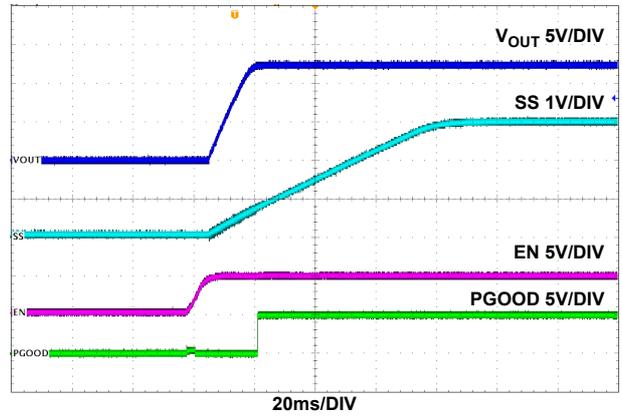


図 25. 起動時の波形：DEM モード、負荷 = 0A、 $V_{IN} = 48V$

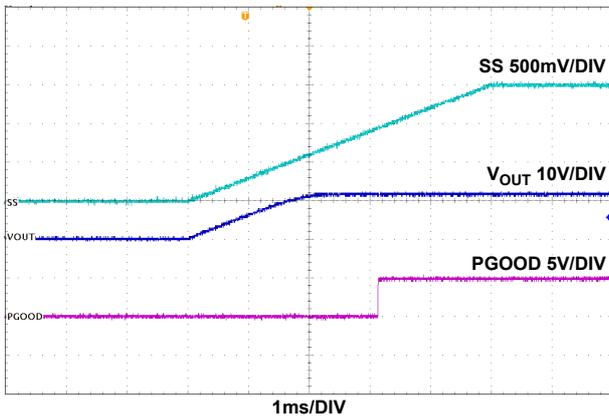


図 26. トラッキング： $V_{IN} = 48V$ 、負荷 = 0A、CCM モード

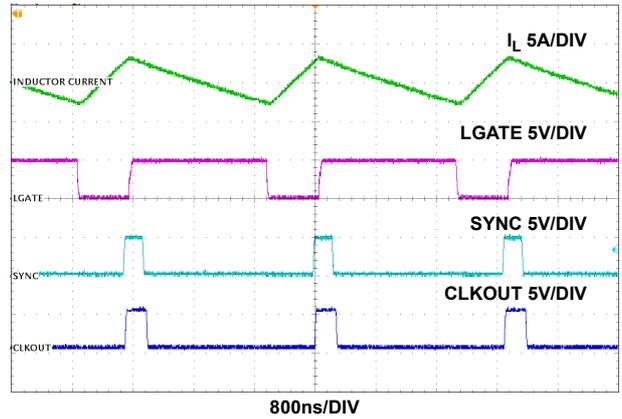


図 27. 周波数の同期： $V_{IN} = 48V$ 、負荷 = 0A、デフォルトの $f_{SW} = 300kHz$ 、同期時の $f_{SW} = 400kHz$

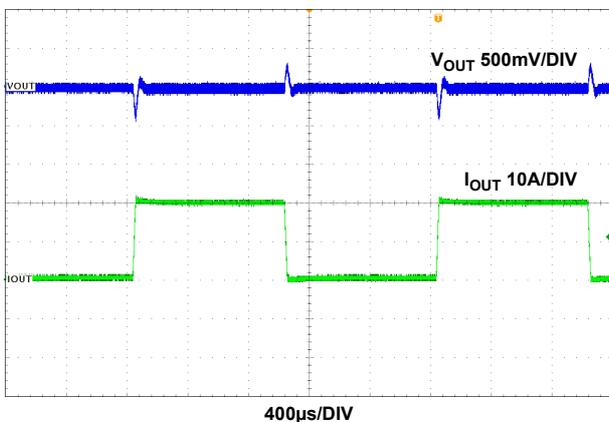


図 28. 負荷の過渡応答： $V_{IN} = 48V$ 、0A ~ 20A、 $1A/\mu s$ ステップ負荷、CCM モード

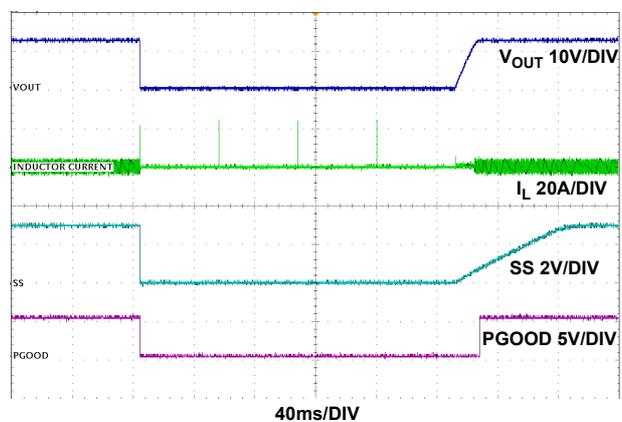


図 29. OCP の応答、無負荷状態から出力をグラウンドに短絡してから解放、CCM モード、 $V_{IN} = 48V$

機能の説明

概要

ISL8117は、同期整流型降圧コンバータの制御回路を内蔵しています。最終設計を簡略化するため、ドライバと保護回路も内蔵しています。

この製品はイネーブル/ディスエーブル制御 EN が独立しているため、柔軟なパワーアップ・シーケンスとシンプルな VIN UVP を実現します。ソフトスタート時間は SS/TRK に接続されているソフトスタート・コンデンサを調整することによって設定可能です。

入力電圧フィード・フォワード・ランプ機能を備えたバレー・カレント・モード制御方式により、ループ補償が簡素化され、入力電圧変動に対する優れた除去性能を実現します。

入力電圧範囲

ISL8117は、4.5V ~ 60V の入力電圧範囲で動作するよう設計されています。

入力電圧範囲は、[式2](#)に示すように実質的に PWM 最小オフ時間によって制限されます。

$$V_{IN(min)} \geq \left(\frac{V_{OUT} + V_{d1}}{1 - t_{OFF(min)} \times \text{Frequency}} \right) + V_{d2} - V_{d1} \quad (\text{式2})$$

ここで、

V_{d1} = ローサイド FET、インダクタ、および PC 基板などのインダクタ放電経路での寄生電圧降下の合計。

V_{d2} = ハイサイド FET、インダクタ、および PC 基板抵抗などの充電経路での電圧降下の合計。

$t_{OFF(min)} = 308\text{ns}$ 。

最大入力電圧と最小出力電圧は、[式3](#)に示すように最小オン時間 ($t_{ON(min)}$) によって制限されます。

$$V_{IN(max)} \leq \left(\frac{V_{OUT}}{t_{ON(min)} \times \text{Frequency}} \right) \quad (\text{式3})$$

ここで、 $t_{ON(min)}$ は、CCMでは40nsであり、DEMでは60nsです。

内部の 5V リニア・レギュレータ (VCC5V) と外部の VCC バイアス電源 (EXTBIAS)

ISL8117のすべての機能の電力は、内部でオンチップの低ドロップアウト 5V レギュレータから供給されるか、または EXTBIAS ピンを介して外部の 5V バイアス電源から供給されます。リニア・レギュレータの出力 (VCC5V) を 4.7 μ F のコンデンサでパワーグラウンドへバイパスします。ISL8117はアンダーボルテージ・ロックアウト回路も採用しているので、VCC5V の電圧が 3.5V より低くなると、すべてのレギュレータがディスエーブルされます。

内部 LDO は 75mA を超える電流の供給源となって、IC に供給し、ローサイド・ゲートドライバに電力を供給して、ブート・コンデンサを充電することができます。大型 FET を高いスイッチング周波数で駆動する場合は、レギュレータの電流が外部負荷にはほとんど流れないことがあります。

例えば、全ゲート電荷が 15nC の大型 FET は、1 個で 15nC x 300kHz = 4.5mA が必要です (15nC x 600kHz = 9mA)。また、高い入力電圧で大型 FET を使用すると、5V の内部レギュレータ間での電力損失が増加します。このレギュレータ間での損失が過剰にならないようにして、ジャンクションの温度上昇を防止する必要があります。過剰な電力損失によってダイ温度が +160 °C より高くなると、サーマル・プロテクションが作動する場合があります。

大型の MOSFET を使用すると、外部の 5V バイアス電圧を EXTBIAS ピンに印加して過剰な電力損失を軽減することができます。EXTBIAS ピンの電圧は VIN ピンの電圧より常に低くなるようにして、過剰な電圧が EXTBIAS および VCC5V を介してパワー段をバイアスしないようにする必要があります。滑らかなソフトスタート動作を保証するため、外部 UVLO 回路が必要になる場合があります。

内部 LDO の過電流リミットは標準で 120mA です。効率を向上させるため、入力が 5V \pm 10% のアプリケーションでは、VCC5V を VIN に接続します。

イネーブルとソフトスタート動作

EN ピンを High または Low にすると、コントローラのイネーブルまたはディスエーブルが可能です。EN ピンの電圧が 1.6V より高くなると、コントローラはイネーブルされ、その内部回路が起動します。VCC5V ピンの電圧が UVLO スレッシュホールドに達すると、ISL8117 のソフトスタート回路は動作状態になります。2 μ A の内部充電電流により、SS/TRK ピンと GND の間に接続されているソフトスタート・コンデンサの充電が開始されます。電圧誤差アンプのリファレンス電圧は、SS/TRK ピンの電圧にクランプされます。SS/TRK の電圧は 0V から 0.6V まで上昇するので、出力電圧はそれに応じて 0V からレギュレーション状態まで上昇します。ソフトスタート・コンデンサの充電は、SS/TRK ピンの電圧が 3V に達するまで続きます。

ISL8117 のアプリケーション回路例では、プログラム可能なアナログ・ソフトスタートまたは SS/TRK ピンを使用してトラッキングを行います。ソフトスタート時間は、SS/TRK と GND の間に接続したソフトスタート・コンデンサの値によって設定することができます。起動時の突入電流は、ソフトスタート時間を調整することで緩和することができます。

標準的なソフトスタート時間は、[式4](#)に従って設定されます。

$$t_{SS} = 0.6V \left(\frac{C_{SS}}{2\mu A} \right) \quad (\text{式4})$$

外付けの C_{SS} によって設定されたソフトスタート時間またはトラッキングが 1.5ms 未満である場合は、1.5ms の内部ソフトスタート回路がソフトスタートを引き継ぎます。

PGOOD は、対応する出力が起動してレギュレーション状態になると、High に切り替わります。

EN を Low にすると、PWM 出力および内部 LDO がディスエーブルされるので、低スタンバイ電流が実現します。また、SS/TRK ピンも、 $r_{DS(ON)}$ が 70 Ω の内部 MOSFET によって GND 電位まで放電されます。

出力電圧の設定

ISL8117は、高精度0.6Vの内部リファレンス電圧により出力電圧を設定します。この内部リファレンスに基づいて、0.6Vから、回路の入力電圧、最大デューティ・サイクル、および変換効率によって決まるレベルまでの範囲に出力電圧を設定することができます。

出力電圧は、出力とグラウンドの間の抵抗分圧回路によって設定されます。分圧回路の中央点はFBピンに接続するものとします。出力電圧値は、式5で求められます。

$$V_{OUT} = 0.6V \left(\frac{R_1 + R_2}{R_2} \right) \quad (\text{式 5})$$

ここで、 R_1 は帰還分圧回路網の上側の抵抗であり、 R_2 はFBとグラウンドの間に接続されている下側の抵抗です。

トラッキング動作

ISL8117は外部電源に追従するように設定することができます。トラッキングを実装するため、外部電源の出力とグラウンドの間に抵抗分圧回路を接続します。分圧回路の中央点はISL8117のSS/TRKピンに接続するものとします。抵抗分圧比は、2つの電圧レール間のランピング比を設定します。同時トラッキングを実装するには、トラッキングの抵抗分圧比を、式5で与えられるISL8117出力の抵抗分圧回路の場合と完全に同じ値に設定します。マスタ・レールがレギュレーション状態に達したときに、SS/TRKの電圧が0.6Vより高いことを確認してください。

2 μ Aのソフトスタート電流のトラッキング機能への影響を最小限に抑えるため、トラッキング抵抗分圧回路には10k Ω 未満の抵抗を使用することを推奨します。

過電流保護回路(OCP)が作動する場合は、内蔵の最小ソフトスタート回路によってOCPソフトスタート・ヒックアップ動作が決まります。

軽負荷時の効率の向上

MOD/SYNCをVCC5Vに接続した場合、ISL8117は、軽負荷状態では高効率のダイオード・エミュレーション・モードとパルス・スキップ・モードで動作します。この時インダクタ電流は逆流しません(不連続動作)。非常に軽い負荷では、コンバータはダイオード・エミュレーション・モードに移行し、パルス・スキップ機能が作動します。パルス・スキップ・モードでは、誤差アンプ出力がパルス・スキップ・モードのスレッシュホールドより高くなる点に出力電圧が低下するまで、ハイサイドMOSFETはオフのままです。パルス・スキップ・モードでの t_{ON} の最小値は60nsです。

プリバイアス状態での起動

ISL8117は、出力をプリバイアスした状態でソフトスタートする機能を備えています。プリバイアス状態での起動時に出力電圧が低下することはありません。ソフトスタートのランプ電圧が出力電圧と抵抗分圧回路比の積に達するまで、PWMはアクティブになりません。

ソフトスタート中は過電圧保護回路が作動しています。

周波数の選択

スイッチング周波数の選択では、効率と部品サイズがトレードオフの関係にあります。スイッチング周波数を低くする

と、MOSFETのスイッチング損失が減少するので効率は向上します。出力リップル要件と負荷変動要件を満たすため、低スイッチング周波数で動作させるには、インダクタンスと出力容量を増やすことが必要です。ISL8117のスイッチング周波数は、式1に従って R_T ピンとGNDの間に接続した抵抗によって設定します。

図30に示す周波数設定曲線は、 R_T の適正な値を選択するのに役立ちます。

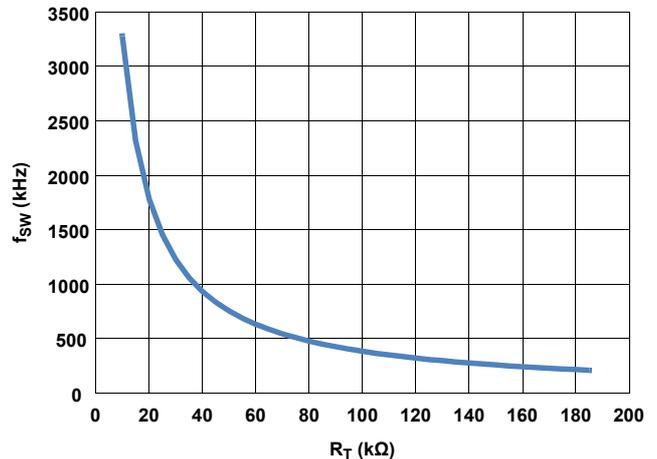


図 30. R_T vs スイッチング周波数 f_{sw}

周波数の同期

MOD/SYNCピンを使用して、ISL8117を外部クロックまたは別のISL8117のCLKOUTピンと同期させることができます。MOD/SYNCピンを別のISL8117のCLKOUTピンに接続すると、2つのコントローラは同期して動作します。

MOD/SYNCピンを外部クロックに接続すると、ISL8117はこの外部クロック周波数に同期します。正常動作を確保するため、抵抗 R_T で設定する周波数は外部クロック周波数より低くします。

周波数同期が動作している場合、コントローラは軽負荷時に強制連続電流モードに入ります。

CLKOUTピンは、パルス幅が280nsのクロック信号を出力します。信号の周波数は、 R_T ピンとグラウンドの間の抵抗によって設定される周波数と同じです。信号の立ち上がりエッジはPWMの立ち上がりエッジと同期します。

ゲート制御ロジック

ゲート制御ロジックは、PWM信号をゲートドライブ信号に変換して、増幅、レベルシフト処理、およびショートスルー保護動作を実現します。ゲートドライブには、幅広い動作条件にわたってICの性能を最適化するのに役立つ回路が組み込まれています。MOSFETのスイッチング時間は、種類によって、また入力電圧によって劇的に変化することがあるので、ゲート制御ロジックは、ハイサイドMOSFETとローサイドMOSFETの両方の実際のゲート波形をモニタすることによってアダプティブ・デッド・タイムを実現します。ショートスルー制御ロジックは、ハイサイドMOSFETとローサイドMOSFETが両方同時にオンしてショートスルー状態にならないように、16nsのデッド・タイムを設定します。

ゲートドライバ

ローサイド・ゲートドライバは VCC5V から電力の供給を受けます。シンク電流とソース電流のピーク値は 2A です。ハイサイド・ゲートドライバもローサイド・ゲートドライバと同じ値の電流を供給する能力があります。N チャネル・ハイサイド MOSFET のゲートドライブ電圧は、フライイング・コンデンサ・ブート回路によって生成されます。BOOT ピンと PHASE ノードの間に接続されたブート・コンデンサは、ハイサイド MOSFET ドライバに電力を供給します。IC 内でのピーク電流を制限するため、BOOT ピンとブート・コンデンサの間に直列抵抗を外付けすることができます。また、この抵抗は、基板のトレース内寄生インダクタンスと FET の入力容量で構成される共振タンク回路に起因する発振も減衰させます。

起動時には、まずローサイド MOSFET がオンし、BOOT コンデンサを 5V まで充電するために PHASE を強制的にグラウンド電位にします。ローサイド MOSFET がオフした後、BOOT と UGATE の間の内部スイッチを閉じることにより、ハイサイド MOSFET がオンします。これにより、ハイサイド MOSFET がオンするために必要なゲート/ソース間電圧が得られます。これはつまり、5V のゲートドライブ信号を V_{IN} より高い電圧に昇圧する動作です。ハイサイド MOSFET を駆動するのに必要な電流は、内部の 5V レギュレータから供給します。

最適な EMI 性能を得るため、または PHASE ノードのリングングを低減するため、BOOT ピンとブートストラップ・コンデンサの正端子の間に低抵抗を配置することができます。

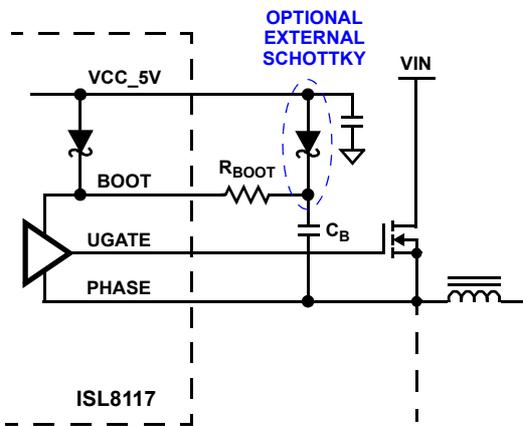


図 31. ハイサイド・ゲートドライバ回路

アダプティブ・デッド・タイム

ISL8117 は、MOSFET の状態を変化させて動作を最適化するアダプティブ・デッド・タイム・アルゴリズムを同期整流型降圧 PWM コントローラに組み込んでいます。このアルゴリズムにより、ハイサイド MOSFET とローサイド MOSFET のスイッチング間に約 16ns のデッド・タイムが設定されます。このデッド・タイムには適応性があるので、さまざまな MOSFET による動作が可能です。抵抗またはコンデンサを使用してデッド・タイムを外部から調整する必要もありません。ローサイド MOSFET がオフしている間、LGATE の電圧は 1V のスレッショルドに達するまでモニタされます。これが 1V になった時点で UGATE は解放されて電圧が上昇します。アダプティブ・デッド・タイム回路は、UGATE がオフ

している間、ハイサイド MOSFET のゲート電圧をモニタします。ハイサイド MOSFET のゲート/ソース間電圧が 1V のスレッショルドより低くなると、LGATE の電圧は上昇可能になります。UGATE および LGATE とそれぞれの MOSFET のゲートの間には抵抗を使用しないことを推奨します。この抵抗はデッド・タイム回路に干渉する可能性があるからです。

内部ブートストラップ・ダイオード

ISL8117 は、システム・コストを削減してレイアウトの複雑さを軽減するのに役立つブートストラップ・ダイオードを内蔵しています。BOOT ピンと PHASE ピンの間に外付けコンデンサを追加するだけで、ブートストラップ回路が完成します。ブートストラップ・コンデンサは [式 6](#) から選ぶことができます。

$$C_{BOOT} \geq \frac{Q_{GATE}}{\Delta V_{BOOT}} \quad (\text{式 6})$$

ここで Q_{GATE} は、ハイサイド MOSFET のゲートを満充電するのに必要なゲート電荷の量です。 ΔV_{BOOT} の項は、高電位側ドライブ回路のルールでの許容低下電圧として規定されます。

一例として、ハイサイド MOSFET の 5V でのゲート電荷 (Q_{GATE}) が 25nC であると仮定し、また 1 回の PWM サイクル間でのドライブ電圧の低下量が 200mV であると仮定します。計算に基づいて、0.125 μ F 以上のブートストラップ容量が必要です。これより容量の大きい次の標準値容量である 0.22 μ F を使用します。品質の優れたセラミック・コンデンサを推奨します。

内蔵のブートストラップ・ショットキー・ダイオードの抵抗値は、800mA のとき 1.5 Ω (代表値) です。抵抗 R_{BOOT} と組み合わせると、ローサイド MOSFET がオンする時間が極めて短い場合には、ブート・コンデンサの充電が不十分になる可能性があります。そのような状況が予想される場合は、VCC5V とブート・コンデンサの正端子の間に外付けのショットキー・ダイオードを追加することができます。ハイサイド MOSFET の高速ターンオンによる EMI を低減するため、 R_{BOOT} が必要になる場合があります。

パワーグッド・インジケータ

パワーグッド・ピンを使用して、出力電圧の状況をモニタすることができます。PGOOD は、FB ピンの電圧がリファレンス電圧の $\pm 1\%$ 以内になってから 1.1ms 後に真 (オープン・ドレイン) になります。

PGOOD ピンが LOW になるときは、余分な遅延はありません。

保護回路

コンバータ出力はモニタされ、過負荷、軽負荷、および電圧低下の状態から保護されます。

アンダーボルテージ・ロックアウト

ISL8117 は UVLO 保護回路を内蔵しています。この回路は、製品に適正な動作電圧が加わるまで、製品をリセット状態に維持します。また、この保護回路は、動作電圧が事前定義の値より低くなると、ISL8117 をシャットダウンします。UVLO がアサートされると、コントローラはディスエーブル状態に

なります。UVLO がアサートされると、PGOOD が有効になります。

過電流保護

コントローラはローサイド MOSFET のオン抵抗 ($r_{DS(ON)}$) を使用してコンバータ内の電流をモニタします。これにより検出した電圧降下は、ソフトスタート前の起動段階で、LGATE/OCS ピンとグラウンドの間に接続されている抵抗 R_{OCSET} で設定されたスレッショルドと比較されます。起動段階では、LGATE/OCS ピンからの $10.5\mu\text{A}$ 電流源により、 R_{OCSET} で電圧降下が生じます。その後、この電圧降下は OCP コンパレータのリファレンスとして読み取られ、保管されます。 R_{OCSET} は、[式7](#) で計算することができます。

$$R_{OCSET} = \frac{(r_{DS(ON)})(I_{OC})}{0.7 + 3.5R_{CS}} \quad (\text{式7})$$

ここで、 I_{OC} は目的の過電流保護スレッショルドであり、 R_{CS} は、ISEN ピンに接続されている電流センス抵抗の値です。 $r_{DS(ON)}$ の単位は $\text{m}\Omega$ で、 R_{CS} の単位は $\text{k}\Omega$ です。

過電流が検出された場合、ハイサイド MOSFET はオフとなり、ローサイド MOSFET は次のサイクルまでオンのままです。その結果、コンバータはパルスをスキップします。過負荷状態が解除されると、コンバータは通常動作を再開します。

2回の連続クロック・サイクルで過電流が検出されると、IC はゲートドライバをオフにしてソフトスタートを開始し、ヒカップモードに入ります。IC は 50ms オフのままになり、その後再起動しようとしています。過電流状態が解除されるまで、IC はソフトスタートを周期的に繰り返し続けます。ソフトスタート中はヒカップモードが動作しています。したがって、ソフトスタート中はピーク・インダクタ電流が過電流スレッショルドを超えないように注意する必要があります。

この電流検出技法の性質上、 $r_{DS(ON)}$ の広範囲のばらつきのため、過電流スレッショルドの値は最大動作電流の約 $150\% \sim 180\%$ の過負荷電流を設定します。より高精度の電流保護が望ましい場合は、電流センス抵抗をローサイド MOSFET のソースと直列に配置します。

OCP が作動すると、SS/TRK ピンは内部 MOSFET によってグラウンド電位に低下し、ヒカップモード再開に備えます。別の電圧レールに追従するよう構成すると、SS/TRK ピンの電圧は、内部の最小ソフトスタート・ランプより速く上昇します。その後、電圧リファレンスは内部の最小ソフトスタート・ランプにクランプされることにより、トラッキング機能を使用した場合でも、滑らかなソフトスタート・ヒカップ動作が実現します。

インダクタ・リップル電流が大きいアプリケーションでは、値の大きな R_{CS} を使用して、ISEN ピンに流れ込むリップル電流を、OCP コンパレータのヒステリシスである $6\mu\text{A}$ より少なくすることを推奨します。そうしない場合、負荷電流が OCP のトリップ・ポイントに近づくと、OCP コンパレータは1回のスイッチング・サイクルのうちにトリップしてリセットすることがあります。この過電流状態は、IC を強制的にヒカップモードにするための2サイクル連続した状態になりません。代わりに、IC は半分の周波数の PWM モードで動作するので、出力リップルの増大につながります。

過電圧保護

過電圧のセットポイントは、帰還抵抗で設定した公称出力電圧の 121% に設定されます。過電圧事象が発生した場合、IC はハイサイド MOSFET をオフ状態に維持し、かつローサイド MOSFET をオン状態に維持することにより、出力電圧をレギュレーション状態に戻そうとします。過電圧状態が解消されて出力電圧が公称出力電圧の 110% まで戻ると、ハイサイドとローサイドの MOSFET は両方ともオフになり、出力電圧が公称電圧まで低下して正常な PWM スwitching 状態で機能し始めるまでオフのままになります。

超低出力電圧設計や超低スイッチング周波数設計など、制御ループの帯域幅が狭いアプリケーションでは、全負荷から無負荷への過渡応答が低速になり、OVP が誤作動する可能性があります。OVP が作動している場合、LGATE のオン時間が長いと、負のインダクタ電流が大量に発生するので、通常より多くの電流が ISEN ピンに流れ込むこととなります。ISEN ピンに流れ込む電流は $16\mu\text{A}$ 未満に制限することを推奨します。そうしないと、OCP のヒカップ動作が誤作動して出力がシャットダウンする場合があります。

過熱保護

この IC は、ダイ温度が $+160^\circ\text{C}$ に達すると IC をシャットダウンする過熱保護回路を内蔵しています。通常動作が再開するのは、ダイ温度が低下して、全ソフトスタート・サイクルの開始時から $+145^\circ\text{C}$ を下回った場合です。OTP によるシャットダウン中、IC の消費電流はわずか $100\mu\text{A}$ です。コントローラがディスエーブル状態のとき、過熱保護回路は不動作状態です。これは、 $5\mu\text{A}$ の非常に低いシャットダウン電流を実現するのに役立ちます。

帰還ループの補償

外付け部品を減らし、補償部品を決定する過程を簡略化するため、コントローラは内部補償型誤差アンプを使用して設計されています。内部補償を可能にするため、いくつかの設計手段が取られました。

まず、PWM コンパレータに加えられるランプ信号は、VIN ピンに供給される入力電圧に比例します。こうすると、入力電圧が異なってもモジュレータのゲインが一定に保たれます。次に、PWM の期間中にローサイド MOSFET 両端での電圧降下から負荷電流に比例する信号が得られ、コンパレータ入力での増幅後の誤差信号から減じられます。これにより、内部電流制御ループが形成されます。ISEN ピンに接続されている抵抗 R_{CS} により、電流帰還ループ内でのゲインが設定されます。次の[式8](#)は、動作時の最大負荷電流と MOSFET の $r_{DS(ON)}$ の値に応じて、電流センス抵抗の必要な値を推定します。

$$R_{CS} \geq \frac{(I_{MAX})(r_{DS(ON)})}{30\mu\text{A}} \quad (\text{式8})$$

電流のサンプル・ホールド回路に $30\mu\text{A}$ の電流を供給するよう R_{CS} を選択することを推奨しますが、使用できる最小値は $2\mu\text{A}$ で最大値は $100\mu\text{A}$ です。

電流ループの帰還により、モジュレータの応答はシングル・ポールであり、[式9](#)を使用して負荷によって決まる周波数での傾斜は -20dB です。

$$F_{PO} = \frac{1}{2\pi \cdot R_O \cdot C_O} \quad (\text{式 } 9)$$

ここで、 R_O は負荷抵抗であり、 C_O は負荷容量です。この種のモジュレータでは、通常はタイプ2の補償回路で十分です。

[18 ページの図 32](#) は、タイプ 2 のアンプとその応答を示し、電流モード・モジュレータおよびコンバータの応答も一緒に示しています。タイプ 2 のアンプには、原点でのポールの他にゼロとポールがあり、これによってゼロとポールの間の周波数域にゲインの平坦な領域が生じます。

$$F_Z = \frac{1}{2\pi \cdot R_2 \cdot C_1} = 10\text{kHz} \quad (\text{式 } 10)$$

$$F_P = \frac{1}{2\pi \cdot R_2 \cdot C_2} = 600\text{kHz} \quad (\text{式 } 11)$$

アンプのゼロ周波数ゲインおよびモジュレータのゲインを高く設定して、ほとんどのアプリケーション回路例に適合するようにします。クロスオーバー周波数が現われるのは、モジュレータの減衰量がアンプの高周波ゲインと等しくなる点です。システム設計者が完了させる必要がある唯一の作業は、出力フィルタ・コンデンサを指定して、アンプのゼロ周波数より1桁低い周波数からアンプのゼロ周波数までのどこかに主要な負荷ポールを設定することです。この種の補償の場合は、ゼロとポールの位相「増加」により十分な位相余裕を容易に実現できます。

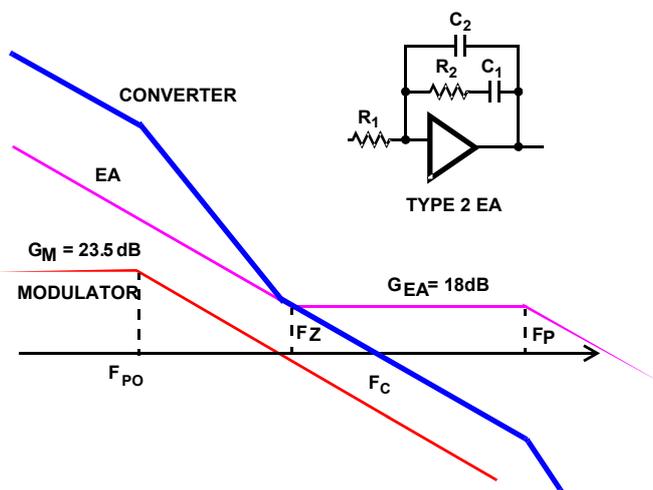


図 32. 帰還ループの補償

安定性が条件付きで得られる可能性があるのは、過大な出力フィルタ容量が原因で、メインの負荷ポールが周波数軸の極端に左側に位置する場合に限られます。この場合は、ESRのゼロが 1.2kHz ~ 30kHz の範囲内にあるので、一定の位相「増加」分が加わります。また、一定の位相増加を実現できる方法として、出力電圧値を設定する分圧回路の上側の抵抗 R_1 と並列にコンデンサ C_3 を接続する方法もあります。[15 ページの「出力電圧の設定」](#)を参照してください。

レイアウトのガイドライン

ISL8117 ベースの DC/DC コンバータを正常に実装するには、レイアウト要件に対する注意が必要です。ISL8117 は非常に高い周波数でスイッチングするので、スイッチング時間が非常に短時間です。これらのスイッチング周波数では、トレースが最短の場合でもインピーダンスがかなり大きくなります。また、ゲートドライブ電流のピーク値も極端に短い時間内に大幅に増加します。速い電流遷移は、相互接続インピーダンス間や寄生の回路素子間で電圧スパイクが発生します。これらの電圧スパイクは、効率の低下、EMI の発生、製品への過電圧ストレスおよびリングングの増加の原因となります。部品を注意深く選択して適切な PC 基板レイアウトを設計することにより、これらの電圧スパイクの大きさは最小限に抑えられます。

ISL8117 を使用する DC/DC コンバータには、3 組の重要な部品があります。それは、コントローラ、スイッチング・パワー部品、および小信号部品です。スイッチング・パワー部品はレイアウトの観点から見て最も重要です。この部品は大量のエネルギーを切り替えて、大量のノイズを発生させる傾向があるからです。重要な小信号部品は、敏感なノードに接続されている部品または重要なバイアス電流を供給する部品です。多層のプリント回路基板を推奨します。

レイアウトに関する考慮事項

1. 入力コンデンサ、ハイサイド FET、ローサイド FET、インダクタ、および出力コンデンサを最初に配置します。これらのパワー部品は、グラウンド端子が互いに隣接している基板の専用エリア上で分離します。高周波の入力デカップリング・セラミック・コンデンサを MOSFET のすぐ近くに配置します。
2. 信号部品と IC を動力伝達機構とは別の領域に配置する場合は、共有の SGND および PGND がある内層で全面グラウンド・パターンを使用して、レイアウト設計を簡略化することを推奨します。そうしない場合は、パワーグラウンドと小信号グラウンドに別個のグラウンド・パターンを使用してください。SGND と PGND は、IC の近くで互いに接続します。それ以外の場所では相互接続しないでください。
3. 入力コンデンサ、ハイサイド FET、およびローサイド FET によって形成されるループは、可能な限り小さくとどめておく必要があります。
4. 入力コンデンサから MOSFET、出力インダクタ、および出力コンデンサまでの電流経路は、許容できる最大のトレース幅にして、できるだけ短くするようにしてください。
5. PWM コントローラ IC はローサイド FET の近くに配置します。LGATE の接続部は短く幅の広いものにします。IC は低ノイズのグラウンド領域に配置するのが最適です。この領域では、スイッチング・グラウンド・ループ電流が流れないようにしてください。
6. IC の VCC5V ピンのすぐ近くに VCC5V のバイパス・コンデンサを配置して、IC のグラウンドを PGND のパターンに接続します。
7. ゲートドライブ部品 (オプションのブート・ダイオードおよびブート・コンデンサ) はコントローラ IC の近くにまとめて配置します。

8. 出力コンデンサは負荷のできるだけ近くに配置します。短く幅の広い銅エリアを使用して出力コンデンサを負荷に接続し、インダクタンスと抵抗が発生しないようにします。
9. ハイサイド FET、ローサイド FET、および出力インダクタの接続部は、銅を充填した多角形または広く短いトレースを使用して接続します。また、PHASE ノードの IC までの接続部も短く抑えます。PHASE ノードの銅パターンは、必要以上に大きくしないようにします。PHASE ノードには dv/dt の非常に高い電圧が印加されるため、これらのパターン間に形成される浮遊容量および周辺の回路は、スイッチング・ノイズを結合する傾向があります。
10. すべての高速スイッチング・ノードは、制御回路から遠ざけて配線します。
11. 独立した小さなアナログ・グラウンド・パターンを IC の近くに作成します。このパターンに SGND ピンを接続します。帰還抵抗、電流リミット設定抵抗、ソフトスタート・コンデンサ、および EN プルダウン抵抗を含むすべての小信号接地経路は、この SGND パターンに接続します。
12. 電流検出トレースを PHASE ノードの接続部から切り離します。
13. 出力コンデンサまでの帰還接続部が短く直接であることを確認してください。

一般的なサーマルパッド設計に関する考慮事項

以下は、ビアを使用して IC の放熱の例です。

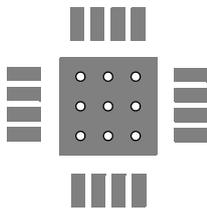


図 33. PCB のビア・パターン

サーマルパッド領域をビアで満たすことを推奨します。標準的なビア・アレイは、ビアの中心が互いに半径の 3 倍の距離だけ離れるようにサーマルパッドの占有面積を埋め尽くします。ビアは小さく保ちます。ただし、ビアの内径をあまり小さくするとリフロー中にハンダがビアを通してはい上がるので、それを防止できる内径にします。

すべてのビアはグラウンド・パターンに接続してください。熱を効率的に伝達するため、ビアの熱抵抗は低いことが重要です。メッキ加工スルーホールが各パターンまで完全に接続していることが重要です。

部品選択のガイドライン

MOSFET に関する考慮事項

ロジック・レベルの MOSFET は、潜在的に広い入力電圧範囲および出力電力要件を前提に、効率が最適になるように選択します。同期整流型降圧コンバータでは、2 個の N チャネル MOSFET が使用されます。これらの MOSFET は、 $r_{DS(ON)}$ 、ゲートの電源要件、および熱管理に関する考慮事項に基づいて選択します。

電力損失には、導通損失とスイッチング損失という 2 つの損失構成要素が含まれます。これらの損失は、デューティ・サイクルに応じてハイサイド MOSFET とローサイド MOSFET の間で分散されます。(式 12 および 13 を参照してください)。導通損失は、ローサイド MOSFET の電力損失の主な構成要素です。ローサイド MOSFET は 0V 付近の電圧でオン/オフするので、スイッチング損失が大きいのはハイサイド MOSFET だけです。式では、電圧と電流の変化が線形であると仮定しており、ローサイド MOSFET のボディ・ダイオードの逆回復による電力損失はモデル化していません。

$$P_{UPPER} = \frac{(I_O^2)(r_{DS(ON)})(V_{OUT})}{V_{IN}} + \frac{(I_O)(V_{IN})(t_{SW})(f_{SW})}{2} \quad (\text{式 12})$$

$$P_{LOWER} = \frac{(I_O^2)(r_{DS(ON)})(V_{IN} - V_{OUT})}{V_{IN}} \quad (\text{式 13})$$

ゲート電荷が大量にあるとスイッチング時間 (t_{SW}) が長くなり、ハイサイド MOSFET のスイッチング損失が大きくなります。パッケージの熱抵抗規格に従って温度上昇を計算することにより、周囲温度が高いとき MOSFET が両方とも最大ジャンクション温度に達しないことを確認してください。

出力インダクタの選択

PWM コンバータには出力インダクタが必要です。出力インダクタは、出力電圧のリプル要件を満たすように選択します。インダクタの値により、コンバータのリプル電流が決まります。また、リプル電圧は、リプル電流と出力コンデンサの ESR の関数です。リプル電圧の式はコンデンサの選択のセクションに示し、リプル電流は式 14 で概算します。

$$\Delta I_L = \frac{(V_{IN} - V_{OUT})(V_{OUT})}{(f_{SW})(L)(V_{IN})} \quad (\text{式 14})$$

リプル電流比は、通常は全出力負荷の 30% ~ 70% の範囲内です。

出力コンデンサの選択

出力コンデンサには出力ごとに独自の要件があります。一般に、出力コンデンサは、リプル電圧や負荷変動などの動的なレギュレーション要件を満たすように選択します。出力コンデンサの選択は出力インダクタにも依存するため、出力コンデンサを選択するには、インダクタをある程度分析することが必要です。

負荷変動に対するコンバータの応答を制限するパラメータの 1 つは、インダクタ電流が新しいレベルに切り替わるために必要な時間です。ISL8117 は、デューティ・サイクルが負荷変動に応じて 0% または最大のいずれかになります。

応答時間は、インダクタ電流が初期電流値から負荷電流レベルに切り替わるために必要な時間です。この時間中は、インダクタ電流レベルと過渡電流レベルの間の差を出力コンデンサから供給しなければなりません。応答時間を最短に抑えると、必要な出力容量を最小限に抑えることができます。また、ハードディスク・ドライブや CD ドライブの場合のように、負荷変動の立ち上がり時間がインダクタの応答時間より遅い場合は、出力コンデンサの要件が軽減されます。

インダクタの応答時間中に、立ち上がり時の最大ステップ過渡負荷電流を供給するために必要なコンデンサの最大値を式15に示します。

$$C_{OUT} = \frac{(L_O)(I_{TRAN})^2}{2(V_{IN} - V_O)(DV_{OUT})} \quad (式 15)$$

ここで、 C_{OUT} は必要な出力コンデンサ、 L_O は出力インダクタ、 I_{TRAN} は過渡負荷電流ステップ、 V_{IN} は入力電圧、 V_O は出力電圧、 DV_{OUT} は負荷変動時に許容される出力電圧での電圧降下です。

高周波コンデンサが過渡電流を最初に供給するので、バルク・コンデンサで観測される負荷変動速度は低下します。バルクフィルタ・コンデンサの値は、一般に、ESR(等価直列抵抗)と電圧定格の要件ならびに実際の容量要件によって決まります。

出力電圧のリップルは、式16で定義されるように、インダクタ・リップル電流と出力コンデンサのESRが原因です。

$$V_{RIPPLE} = \Delta I_L (ESR) \quad (式 16)$$

ここで、 ΔI_L は式14で計算します。

高周波のデカップリング・コンデンサを、負荷の電源ピンに物理的にできるだけ近づけて配置します。これらの低インダクタンス部品の有効性を相殺する可能性があるインダクタンスが回路基板配線に加わらないように注意してください。具体的なデカップリング要件については、負荷回路のメーカーに問い合わせてください。

バルク・コンデンサには、スイッチング・レギュレータ・アプリケーションを対象とした専用の低ESRコンデンサのみを使用してください。ほとんどの場合、小型ケースの電解コンデンサを複数使用した方が、大型ケースのコンデンサを単体で使用するよりも性能が優れています。

出力コンデンサを選択する上での安定性の要件は、「ESRのゼロ」(f_z)の範囲を2kHz～60kHzにすることです。この範囲は、8.8kHzにおける製品内部での単一の補償ゼロによって設定されます。ESRのゼロは、内部のゼロの両側で5倍になることがあるので、制御ループの増加した位相余裕に対してもなお寄与することがあります。

この要件を式17に示します。

$$C_{OUT} = \frac{1}{2\pi(ESR)(f_z)} \quad (式 17)$$

結論として、出力コンデンサは以下の基準を満たす必要があります。

1. 出力コンデンサのバルク容量は、負荷変動時に、出力インダクタ電流が負荷変動の値に切り替わるまでの間、出力電圧を維持するのに十分であることが必要です。
2. 出力インダクタ電流に起因する出力電圧リップルが目的の値を満たすように、ESRは十分に低くする必要があります。
3. ESRのゼロの範囲はやや広めに設定して、位相余裕を広げるようにします。

ISL8117の出力コンデンサの推奨値は、外部補償回路によって安定性の基準を満たすため、100 μ F～680 μ Fの範囲内になります。アルミ電解コンデンサ(POSCAP)またはタンタル・タイプのコンデンサを使用することを推奨します。ループ解析を行って安定性を確保することにより、低ESRのセラミック・コンデンサを使用することができます。

入力コンデンサの選択

入力コンデンサの重要なパラメータは、電圧定格とRMS電流定格です。信頼できる動作を確保するため、回路が必要とする最大入力電圧および最大RMS電流を上回る電圧定格および電流定格を備えた入力コンデンサを選択します。コンデンサの電圧定格は、最大入力電圧の1.25倍以上の値にします。1.5倍が確実なガイドラインです。ACのRMS入力電流は、式18に示す負荷に応じて変化します。

$$I_{RMS} = \sqrt{DC - DC^2} \cdot I_O \quad (式 18)$$

ここで、DCはPWMのデューティ・サイクルです。

入力コンデンサによって供給されるRMS電流が最大になるのは、式19に示すように $V_{IN} = 2 \times V_{OUT}$ 、DC = 50%のときです。

$$I_{RMS} = \frac{1}{2} \times I_O \quad (式 19)$$

異種の入力バイパス・コンデンサを組み合わせ使用し、MOSFET両端のリップル電圧を制御します。セラミック・コンデンサを使用して高周波をデカップリングし、バルク・コンデンサを使用してRMS電流を供給します。小容量のセラミック・コンデンサをMOSFETのすぐ近くに配置して、寄生回路インピーダンスによって誘導された電圧を抑えることができます。

固体タンタル・コンデンサを使用することはできませんが、コンデンサのサージ電流定格に関して注意する必要があります。これらのコンデンサは電源投入時にサージ電流を処理できる必要があります。

改訂履歴

この改訂履歴は参考情報として掲載するものであり、正確を期すように努めていますが、内容を保証するものではありません。最新のデータシートは、インターシルのウェブサイトでご確認ください。

日付	レビジョン	変更点
2015年6月4日	FN8666.3	1 ページの説明で、「13 個の外付け部品で」を「10 個の外付け部品で」に変更。 3 ページの「ピンの説明」の EN で、「このピンの電圧が 1.3V に達すると、出力は動作状態になります」を「このピンの電圧が 1.6V に達すると、出力は動作状態になります」に変更。 14 ページの右のコラムで、「過剰な電力損失によってダイ温度が +150 °C より高くなると、サーマル・プロテクションが作動する場合があります」を「過剰な電力損失によってダイ温度が +160 °C より高くなると、サーマル・プロテクションが作動する場合があります」に変更。 14 ページの右のコラムで、「EN ピンの電圧が 1.3V より高くなると、コントローラはイネーブルされ、その内部回路が起動します」を「EN ピンの電圧が 1.6V より高くなると、コントローラはイネーブルされ、その内部回路が起動します」に変更
2015年5月12日	FN8666.2	図 1、4、および 5 を差し替え。 3 ページ MOD/SYNC ピンの説明を更新。
2015年5月6日	FN8666.1	データシート全体にわたって HTSSOP パッケージ / 製品情報を追加。 7 ページで、「IVINOP」パラメータの代表値を「3mA」から「2.5mA」に更新。 17 ページの「過電圧保護」セクションに第 2 段落を追加。
2015年4月10日	FN8666.0	初版

インターシルについて

インターシルは、革新的なパワーマネジメントと高精度アナログ・ソリューションのプロバイダとして世界をリードしています。インターシルの製品は、産業用機器 / インフラ、モバイル・コンピューティング、ハイエンド・コンシューマの分野で特に規模の大きな市場向けに開発されています。

最新のデータシート、アプリケーション・ノート、関連ドキュメント、関連製品については、www.intersil.com の各製品情報ページを参照してください。

本データシートに対するご意見は www.intersil.com/ask にお寄せください。

信頼性に関するデータも www.intersil.com/support に掲載されています。

そのほかの製品については www.intersil.com/product_tree/ を参照してください。

インターシルは、www.intersil.com/design/quality/ に記載の品質保証のとおり、ISO9000 品質システムに基づいて、製品の製造、組み立て、試験を行っています。

インターシルは、製品を販売するにあたって、製品情報のみを提供します。インターシルは、いかなる時点においても、予告なしに、回路設計、ソフトウェア、仕様を変更する権利を有します。製品を購入されるお客様は、必ず、データシートが最新であることをご確認くださいませうお願いいたします。インターシルは正確かつ信頼に足る情報を提供できるよう努めていますが、その使用に関して、インターシルおよび関連子会社は責を負いません。また、その使用に関して、第三者が所有する特許または他の知的所有権の非侵害を保証するものではありません。インターシルおよび関連子会社が所有する特許の使用権を暗黙的または他の方法によって与えるものではありません。

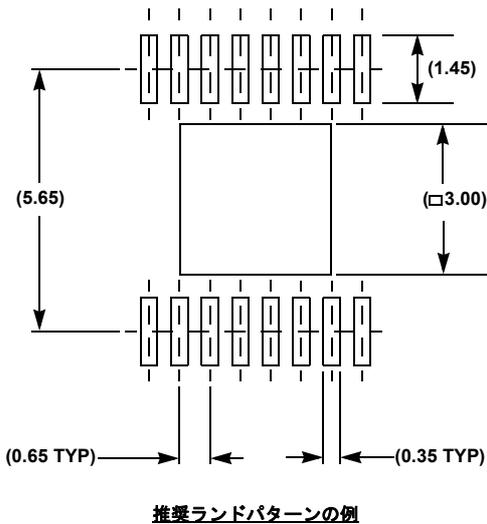
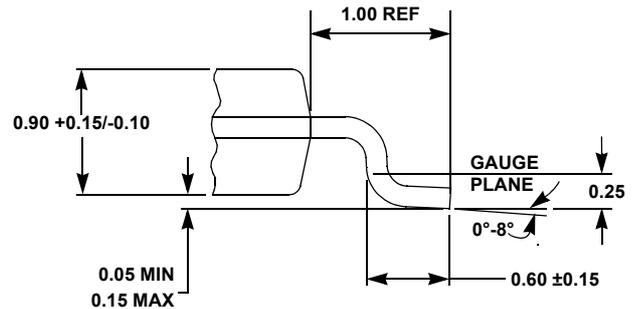
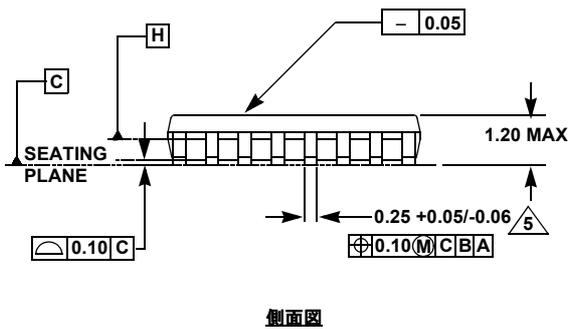
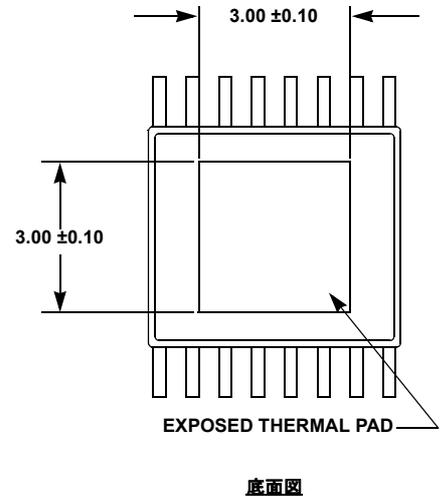
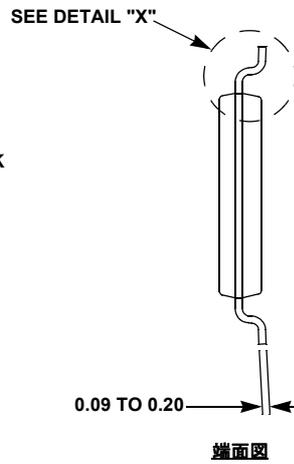
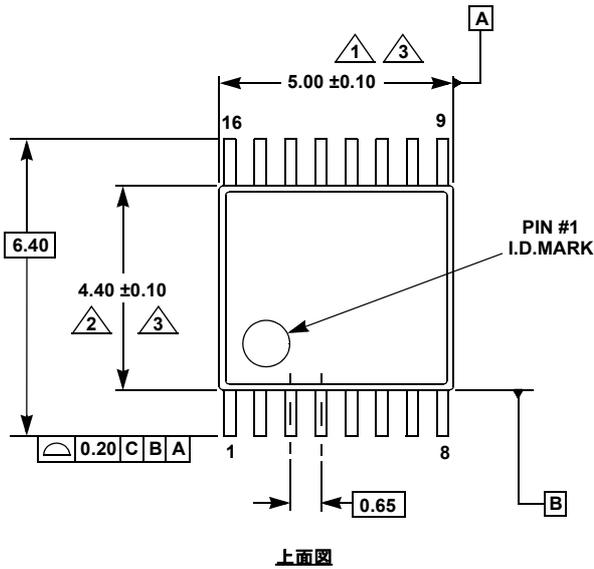
インターシルの会社概要については www.intersil.com をご覧ください。

パッケージ寸法図

M16.173A

16 LEAD HEATSINK THIN SHRINK SMALL OUTLINE PACKAGE (HTSSOP)

Rev 1, 2/15



NOTE :

- ① 寸法にはモールドのバリ、突起、ゲートのバリを含みません。モールドのバリ、突起、ゲートのバリは片側につき 0.15 を超えないものとします。
- ② 寸法にはリード間のバリや突起を含みません。リード間のバリまたは突起は片側につき 0.25 を超えないものとします。
- ③ 寸法は基準面 H で測定しています。
4. 寸法と公差は ASME Y14.5M-1994 に従っています。
- ⑤ 寸法にはダムバーの突起を含みません。許容できる突起は材料の最大状態時の寸法超過分が合計で 0.08mm とします。突起と隣接リードとの最小間隔は 0.07mm です。
6. () 内の寸法は参考値です。
7. JEDEC MO-153 に準拠しています。